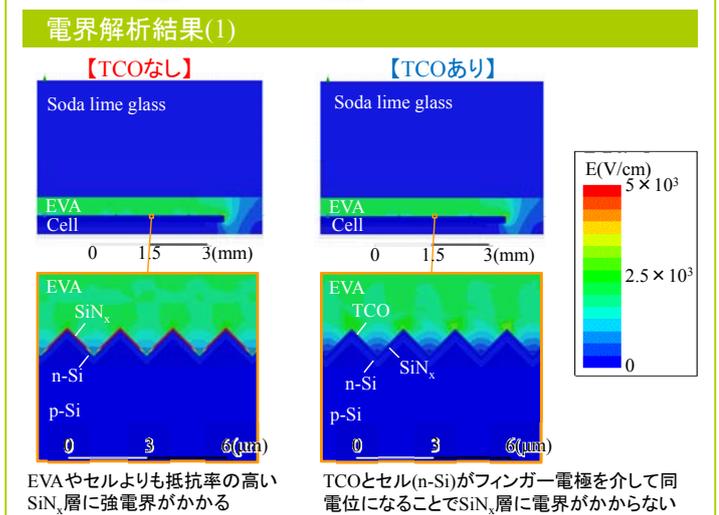
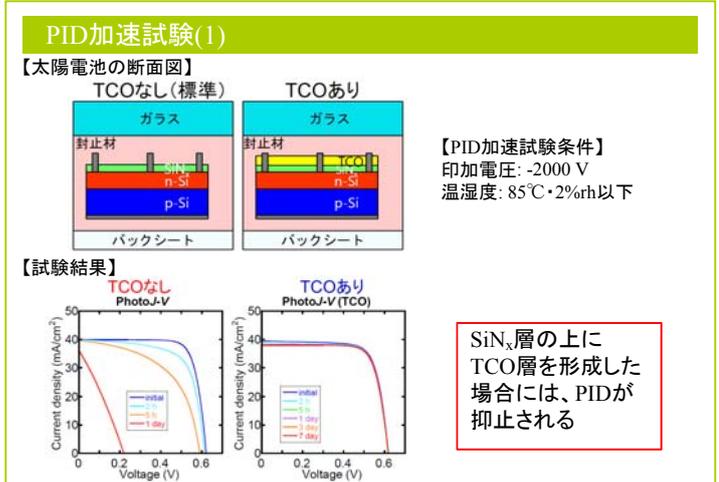
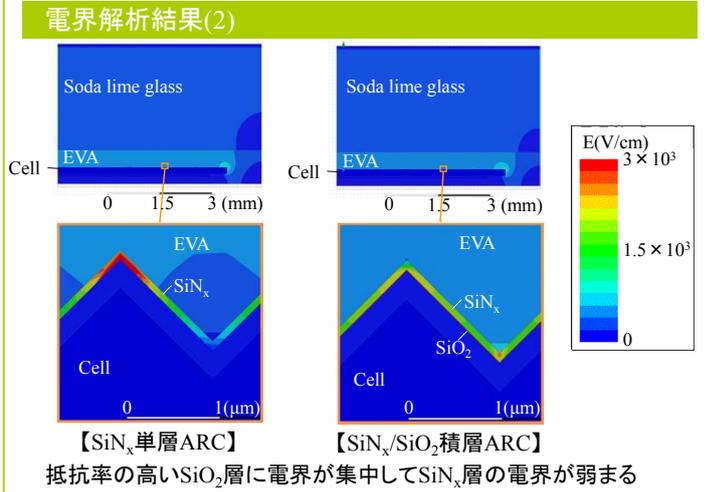
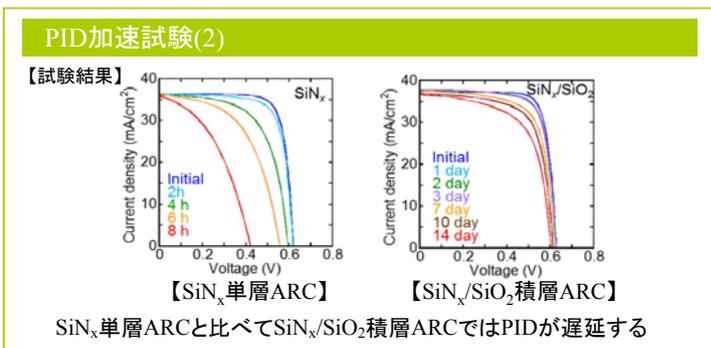
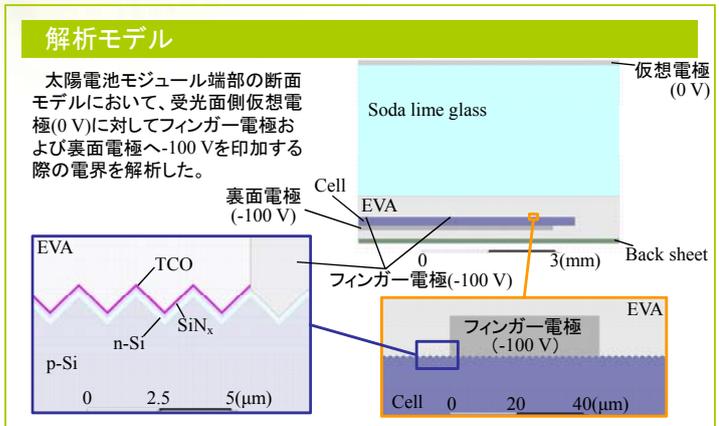


セル表面への導電膜形成によるPID抑制効果に対する電界および電流分布解析

橋泰至¹・豊田文紫¹・城内紗千子²・原由希子²・柴田肇²・増田淳²
¹石川県工業試験場・²産業技術総合研究所 太陽光発電研究センター

研究の目的

PID (Potential Induced Degradation) は、太陽電池モジュールのフレームとセルの間に高電圧が印加されることによって発電出力が低下する劣化現象である。これまでに、セル表面のSiN_x層の上に透明導電膜(TCO)を形成することで、PIDが抑止される実験結果が得られた[1]。また、SiN_x直下にSiO₂を積層したARCの場合にPIDが遅延する実験結果が得られた[2]。本研究では、セル表面のTCOやSiO₂層の有無による電界分布の変化を明確化するため、PID試験を模擬した解析を行った。



考察

- 試験(1)(2)いずれの場合も、PIDが抑止されたのはSiN_x層に電界が掛からない(弱まった)場合であった。
- バリア性の高いSiN_x層に強電界が掛かると、Naなどの陽イオンがSiN_x層を通過してセルに到達してPIDが起こる。
- SiN_x/SiO₂積層ARCにおいて、SiO₂層に強電界が掛かるにも関わらずPIDが抑止される理由を次のように考える。
 - ① SiN_x層に掛かる電界がSiO₂層によって弱まり、SiN_x層のバリア性が保たれる。
 - ② バリア性の低いSiO₂層に強電界が印加されてもNaの移動に大きく影響しない。

結論

- SiN_x層直上のTCO膜、SiN_x層直下のSiO₂層は、いずれもSiN_x層に掛かる電界を弱める効果がある。
- これら実験および解析結果は、SiN_x層に掛かる電界を弱めることがPID抑止に繋がることを示唆する。

参考文献

[1] 城内 他, 特願第2019-13756号, 2019.
 [2] S. Jonai et al., Appl. Phys. Express **12**, 101003 (2019).

謝辞

本研究は、NEDO委託研究の一環として行われました。