MBE法によるGaInAs太陽電池の パッシュション層材料の最適化

大島隆治1、石塚優希2、岡野好伸2、菅谷武芳1 1 産業技術総合研究所 ゼロエミッション国際共同研究センター 2 東京都市大学

研究の目的

- Ga_{0.47}In_{0.53}AsはInPと格子整合する0.75 eV帯材料であり、多接合太陽 電池におけるボトムセルとして用いられている[1-3]。しかし、GalnAsセル の研究開発例は少なく、高効率化技術は確立されていなかった。
- 太陽電池の高効率化において、バルク欠陥、界面欠陥、表面/裏面の表 面準位を介した非発光再結合を抑制することが重要である。

GalnAs太陽電池の作製

<u>固体ソース分子線エピタキシー(MBE)法</u>

- 2インチ p-InP(001) (2° off to (111)A)
- 成長温度:500°C(GalnAs, AllnAs) 450°C(InP)
- 成長速度:1.0 μm/h (GaInAs, AlInAs)



- これまでに、高温成長、微傾斜基板を用いることで高品質なGalnAs結晶 成長を実現し、高効率化できることを明らかにした[4]。
- 今回、InP基板上GaInAsセルにおいてパッシベーション層であるwindow 層、BSF層とGalnAsとのヘテロ界面の高品質化、およびパッシベーション 層材料の最適化による高効率化を検討した。

結果と考察① GalnAs/InPヘテロ界面

GalnAs/InPヘテロ成長では、V族(As, P)フラックスの供給をまず安定させ る必要があるが、成長表面での意図しないAs/P交換反応が生じる[5,6]。

⇒ それぞれの表面材料(InP, GaInAs)において、高品質なヘテロ界面を得 るためのV族供給条件の最適化を検討

InP 表面

基板温度(T_s) = 500°C (GalnAsの成長温度)













<u>実験</u>

(eV)

- 1. 成長シーケンスの改善によるGalnAs/InP ヘテロ界面の高品質化

2 μm
<i>p</i> InP or AllnAs BSF
p^+ InP contact 200 nm
p^+ InP(001) substrate

セルサイズ 3.2 mm□



	Window	BSF
Ι.	InP	InP
II.	InP	AlInAs
111.	AllnAs	AllnAs

IA/cm²)

sity

10

0.0

暗電流特性

BSF / window InP / InP

0.4

InAIAs / InAIAs

0.2

Voltage (V)

⇒ BSF層材料としてAllnAsが最適

The best GalnAs cell in this work



が、ヘテロ界面の高品質化には短時間のV族原料の切り替えが必要

結論

- MBE法によるInP基板上0.75 eV GaInAs太陽電池の高効率化に取り組 んだ。
- GalnAs/InPヘテロ界面の高品質化に向けて、InP, GalnAsそれぞれの表 面劣化メカニズムが異なることを明らかにし、短時間のV族原料の切り替 えによって表面でのAs/P交換反応を小さくできる結果を得た。
- GalnAs太陽電池において、窓層にInP、BSF層にAllnAsを用いた組み合 ulletわせが最適であることを明らかにし、世界最高レベルの変換効率を得た。 今後更なるセル構造の高度化による高効率化を図る予定である。

本研究は、国立研究開発法人NEDOの委託の下で行われた。

• 得られた V_{OC} 、変換効率は世界最高レベル セル構造の高度化(リアヘテロ、裏面反射の 導入)により更なる高効率化が可能

参考文献

[1] M. W. Wanlass et al., Sol. Energy Mater. Sol. Cells 1996, 41/42, 405. [2] H. Sodabanlu et al., Jpn. J. Appl. Phys. 2018, 57, 08RD09. [3] F. Chancerel et al., Sol. Energy Mater. Sol. Cells 2019, 195, 204. [4] R. Oshima et al., Phys. Status Solidi A 2020, 217, 1900512. [5] M. U. González et al., Appl. Surf. Sci. 2002, 188, 188. [6] S. Hasan et al., J. Crystal Growth 2021, 557, 126010.

