

n型フロントエミッター型結晶Si太陽電池 モジュールのPIDにおけるSiO₂膜の影響

鈴木友康¹、山口世力¹、中村京太郎²、増田淳³、大平圭介¹

¹北陸先端科学技術大学院大学 先端科学技術研究科

²豊田工業大学 半導体研究室

³産業技術総合研究所 太陽光発電研究センター

研究の目的

変換効率が高いなどの理由から今後の普及が期待されている
n型結晶シリコン(c-Si)太陽電池だが電圧誘起劣化(PID)に
関する知見はまだ不足している

n型フロントエミッター(n-FE)c-Si太陽電池では^{1,2)}

第1. 表面SiN_x膜への正電荷蓄積により表面再結合が増加してJ_{sc}、V_{oc}低下

第2. 空乏層にNa⁺が侵入し多数の欠陥準位の形成によるFF低下

第3. Na⁺の侵入量が増加し、さらにFF、V_{oc}低下

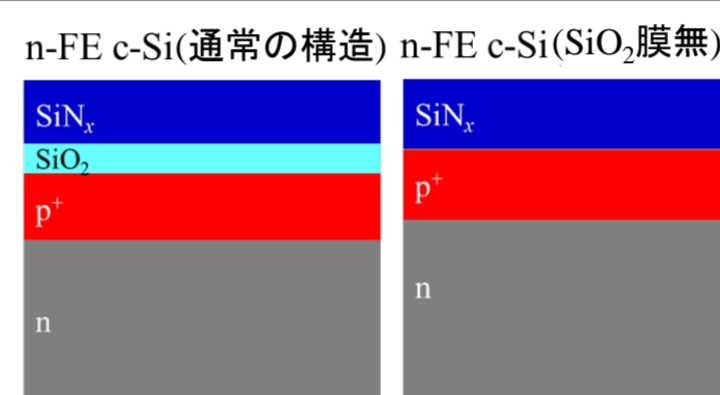
この三段階の劣化が報告されているが、
セルの各膜がPIDにどのような影響を与えているのか明らかではない

➡ **PIDにおけるSiO₂膜の影響を調査**

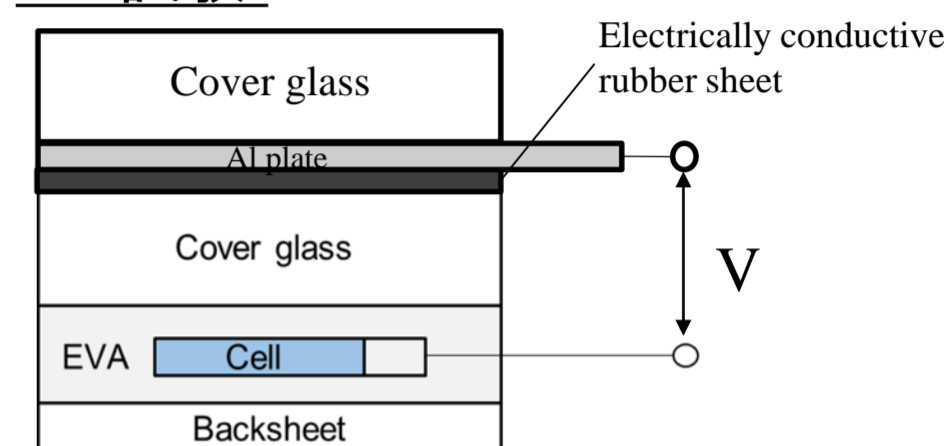
実験

モジュールの作製

セル: 20×20 mm²のSiN_x/SiO₂/p⁺/n/SiN_x
20×20 mm²のSiN_x/p⁺/n/SiN_x
の二種類の構造を有するn-FE c-Si
カバーガラス/EVA/セル/EVA/バックシート
構造のモジュールを作製



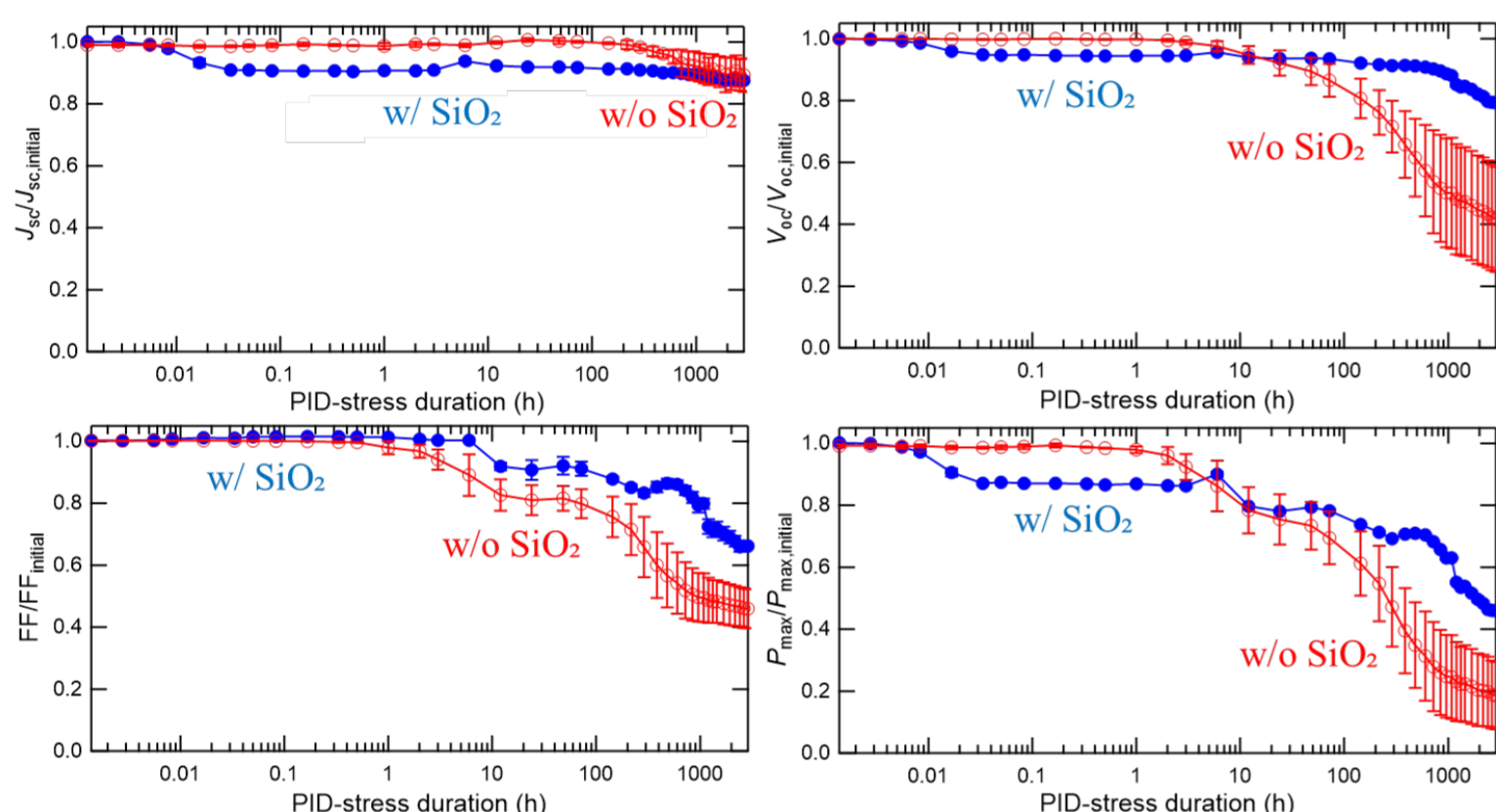
PID試験³⁾



試験条件
T: 85 °C ≤2%RH
アルミ板を接地させてセルに-1000 V
期間: 120日間

結果

120日間のPID挙動



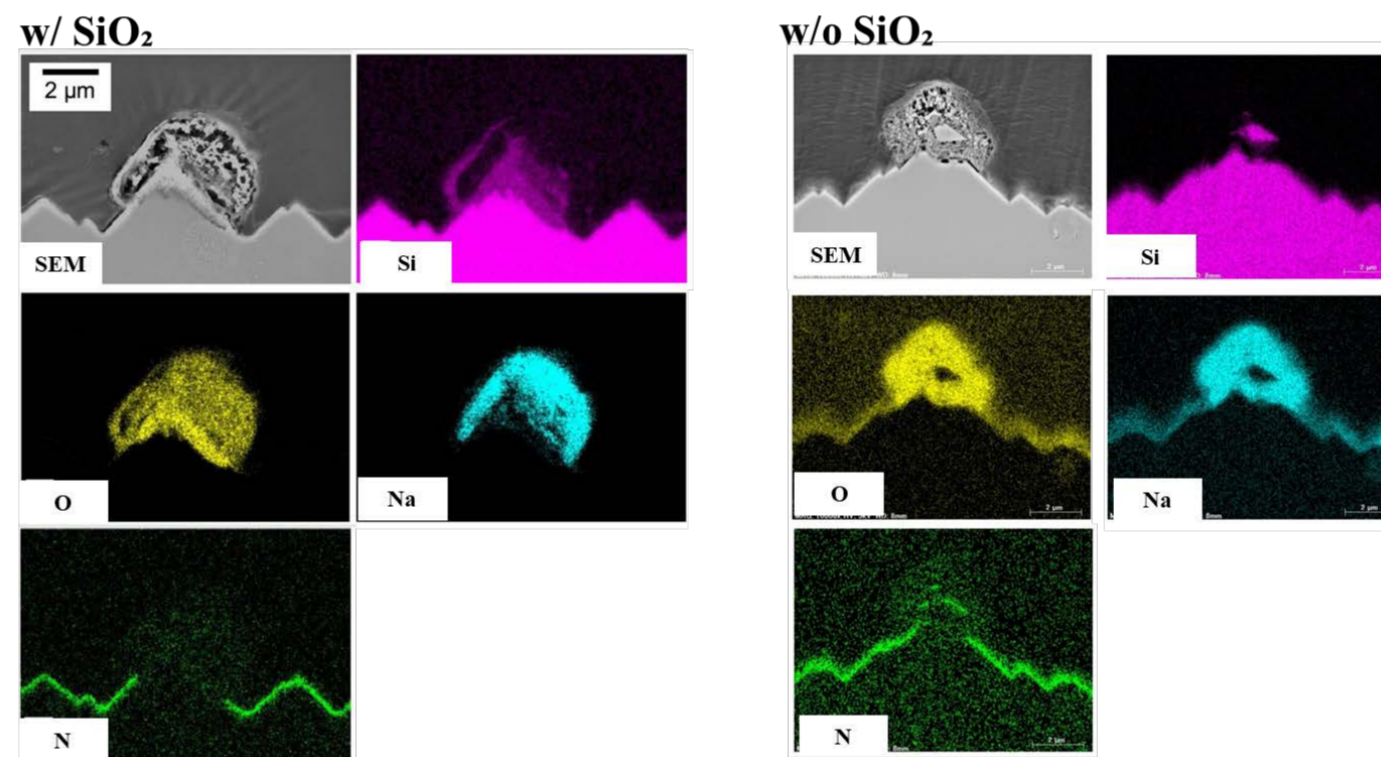
SiO₂有無で異なるPID挙動

- ・第一劣化の有無
- ・FF, V_{oc}の劣化の速さ、大きさ

新たなPID挙動

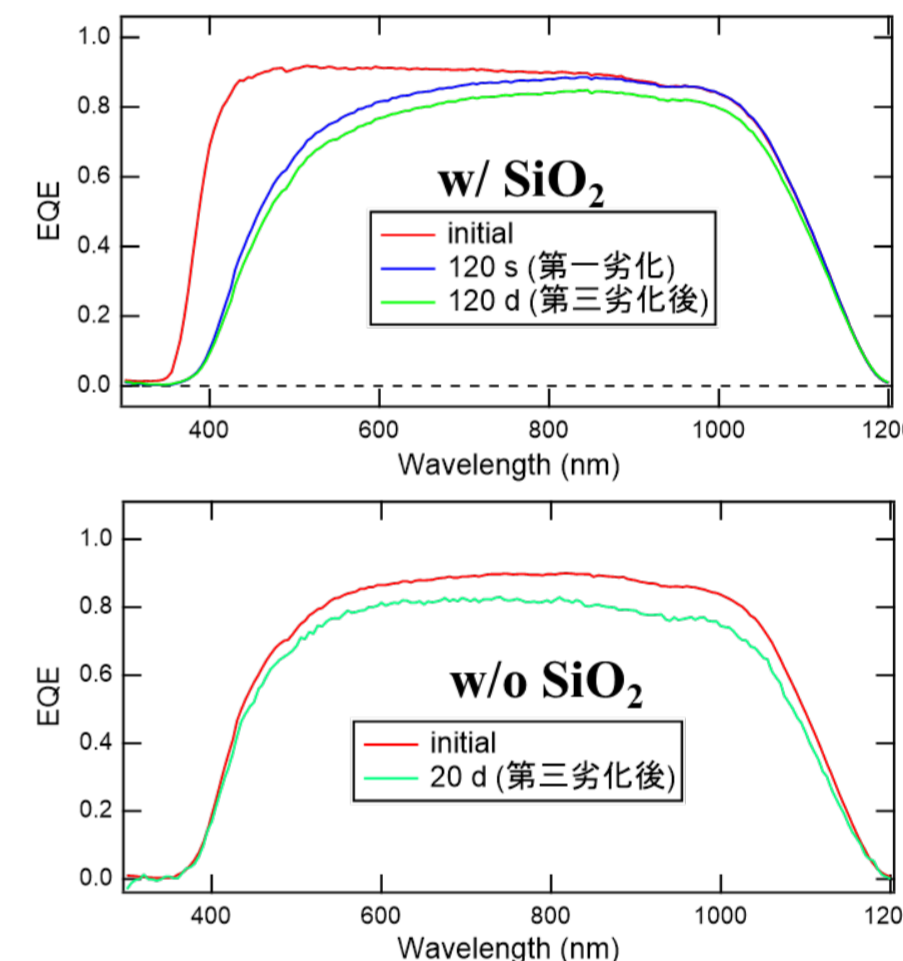
第三劣化後のJ_{sc}低下

セルの断面SEM-EDX像



テクスチャ表面のピラミッド頂上付近のSiN_x膜
が消失し、Naのドーム状構造の形成を確認
SiO₂膜無のセルのみNa層の形成を確認

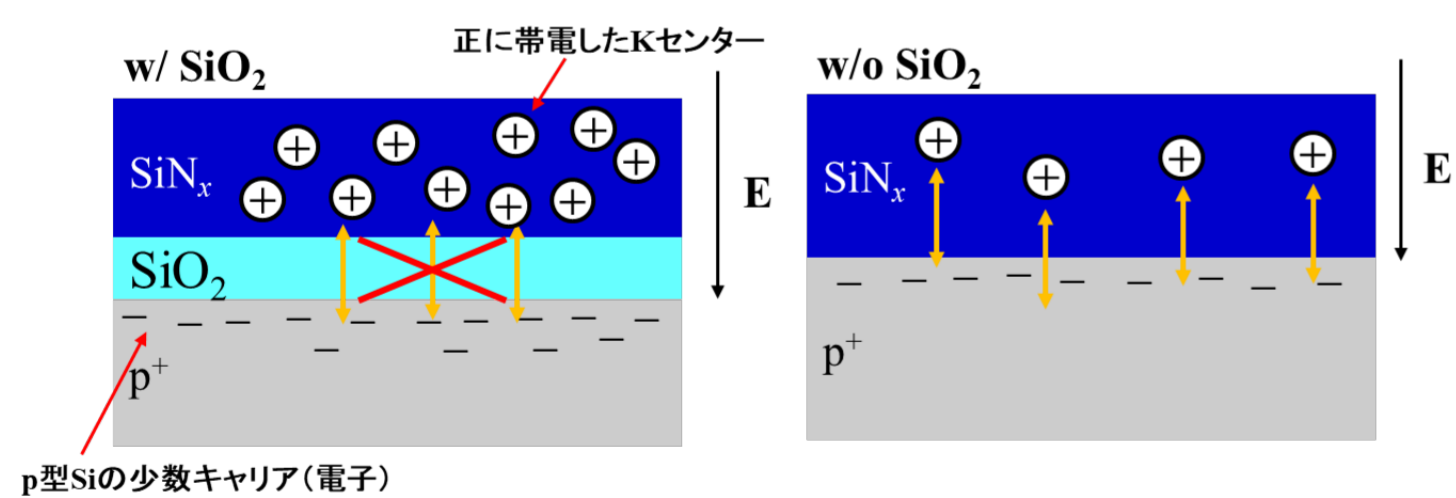
EQE挙動



第一劣化→短波長側の低下
第三劣化後→全波長で低下

考察

第一劣化

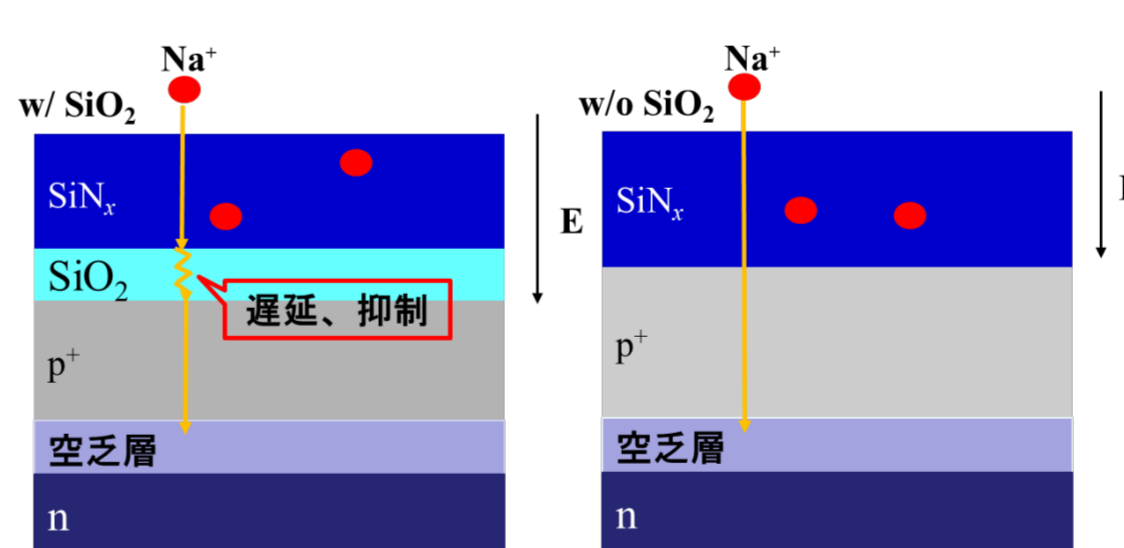


電界印加による漏れ電流が正電荷蓄積を引き起こすことで
Kセンターの電子を引き抜きKセンターが正に帯電

SiO₂膜が防壁となり正電荷が蓄積しp⁺層の少数キャリアの再結合速度が増大

Si側から電子が供給されて正電荷が蓄積しない
SiO₂膜が**第一劣化を誘発**

第二劣化



ガラスなどから電界によってNa⁺が運ばれてくる

SiO₂膜が空乏層内へのNa⁺の移動を遅延・抑制

SiO₂膜がない分速くNa⁺が侵入

Na⁺が空乏層内に多数の欠陥準位を形成し再結合電流の増加

第三劣化⁴⁾

テクスチャ表面のピラミッド頂上付近のSiN_x膜が剥がれ、Naのドーム状構造の形成を確認→さらなるFF、V_{oc}低下

その後の劣化(J_{sc}低下)

- ・断面SEM-EDX像よりセルの表面にNa層の形成を確認
- ・このJ_{sc}低下はEQEが全波長で低下している

光学損失によりJ_{sc}が低下した可能性有
SiO₂膜有でも波長全体でEQE低下
→SiO₂膜有でもNa膜形成の可能性

結論

PIDにおけるSiO₂膜の効果

- ・SiN_xに蓄積する正電荷のSi側への放出を抑制
- ・Na⁺侵入の遅延、抑制

第三劣化後のJ_{sc}低下

- ・光学損失によりJ_{sc}が低下した可能性
- ・SiO₂膜有でも波長全体でEQE低下
→SiO₂膜有でもNa膜形成の可能性

参考文献

- 1) Y. Komatsu et al., Microelectron. Reliab. 84, 127 (2018).
- 2) S. Yamaguchi et al., Jpn. J. Appl. Phys. 57, 122301 (2018).
- 3) K. Hara et al., RSC Adv. 4, 44291 (2014).
- 4) K. Ohdaira et al., Appl. Phys. Express 12, 064004 (2019).

謝辞: 本研究は、NEDOからの委託を受け実施した