



独立行政法人産業技術総合研究所

福島再生可能エネルギー研究所

FUKUSHIMA RENEWABLE ENERGY INSTITUTE, AIST (FREA)

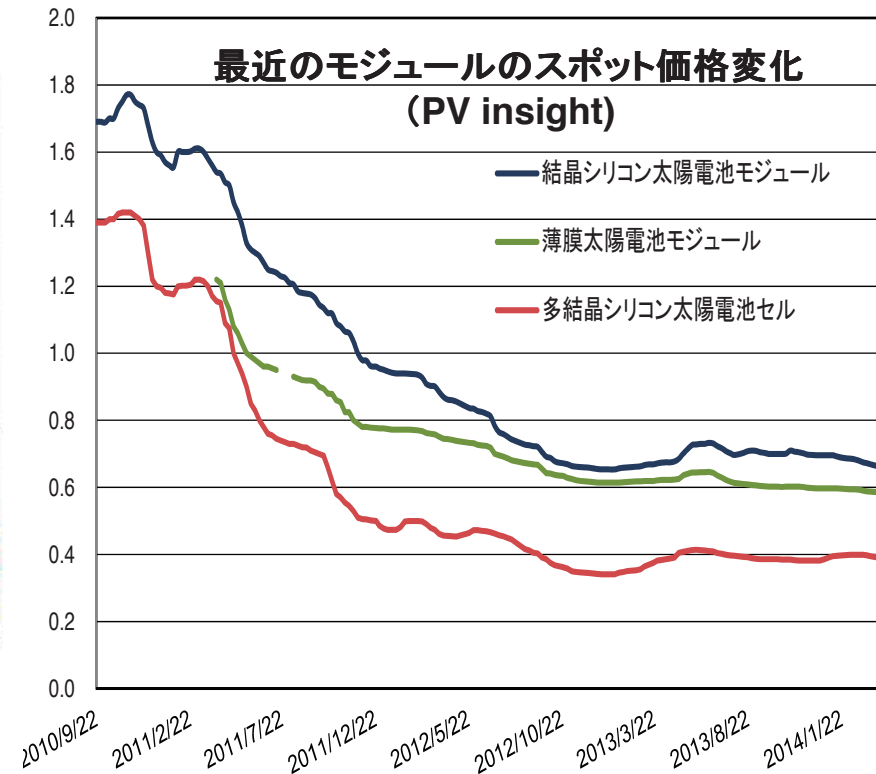
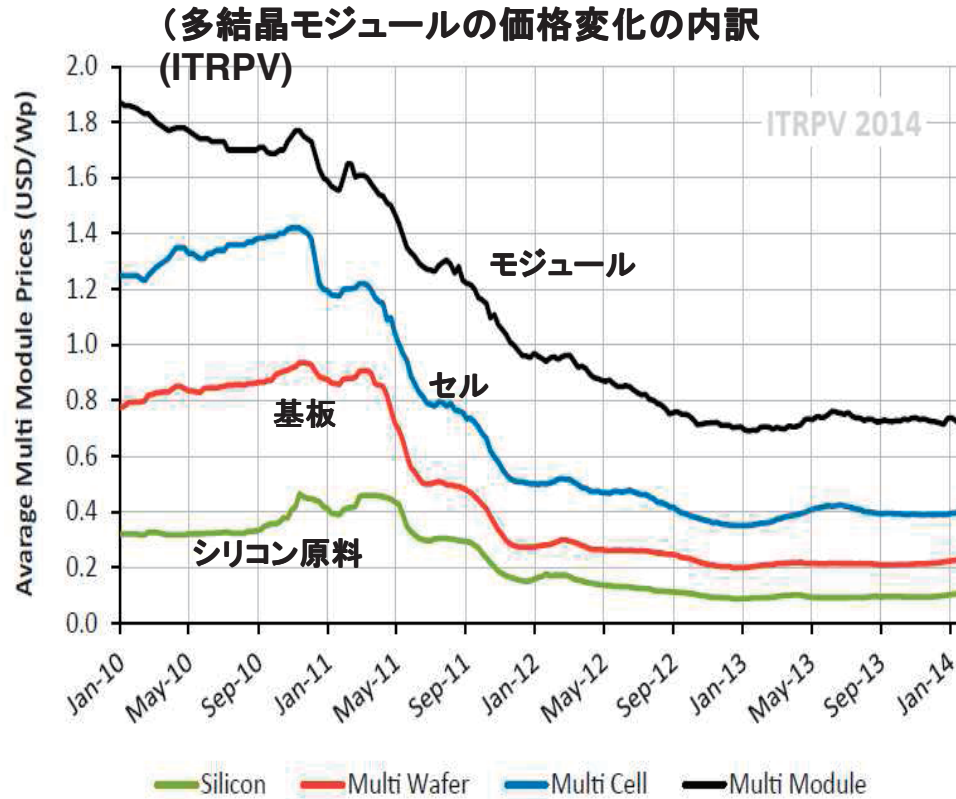
結晶シリコン太陽電池の技術開発動向

独立行政法人 産業技術総合研究所
福島再生可能エネルギー研究所
再生可能エネルギー研究センター
太陽光チーム
白澤勝彦



1. 2013年の太陽電池生産は2012年の市場停滞／縮小を引き継ぎ、減産基調でスタート
 - － 一年後半には回復基調に(日本、米国などの市場拡大)
 - － 結晶シリコン太陽電池総生産量は30GWを、比率は95%を超える見通し
2. 中国・台湾への生産集中がさらに進み、一方、欧米では企業淘汰が進行(bosch等)
 - － 中国中心の生産能力大過剰状況は変わらず。一方ではSilevo、Tetrasonなど新規参入も
3. モジュール価格は下げ止まり 0.7 \$/Wレベル。回復は難しい状況で、コストダウンも進む
4. 生産では、多結晶基板の品質向上で、多結晶Si太陽電池の生産比率が増加、70%程度か？
 - － n型基板の使用やHITセルやIBCセルなどの超高性能太陽電池に多くの企業が挑戦中
 - － パナソニック、SunPowerの先行2社以外では、まだ、大きな生産の流れにはなっていない
 - － 新規の大型設備投資やR&Dへの積極投資が難しい中で、現行プロセスの活用も重要

太陽電池モジュールの価格動向



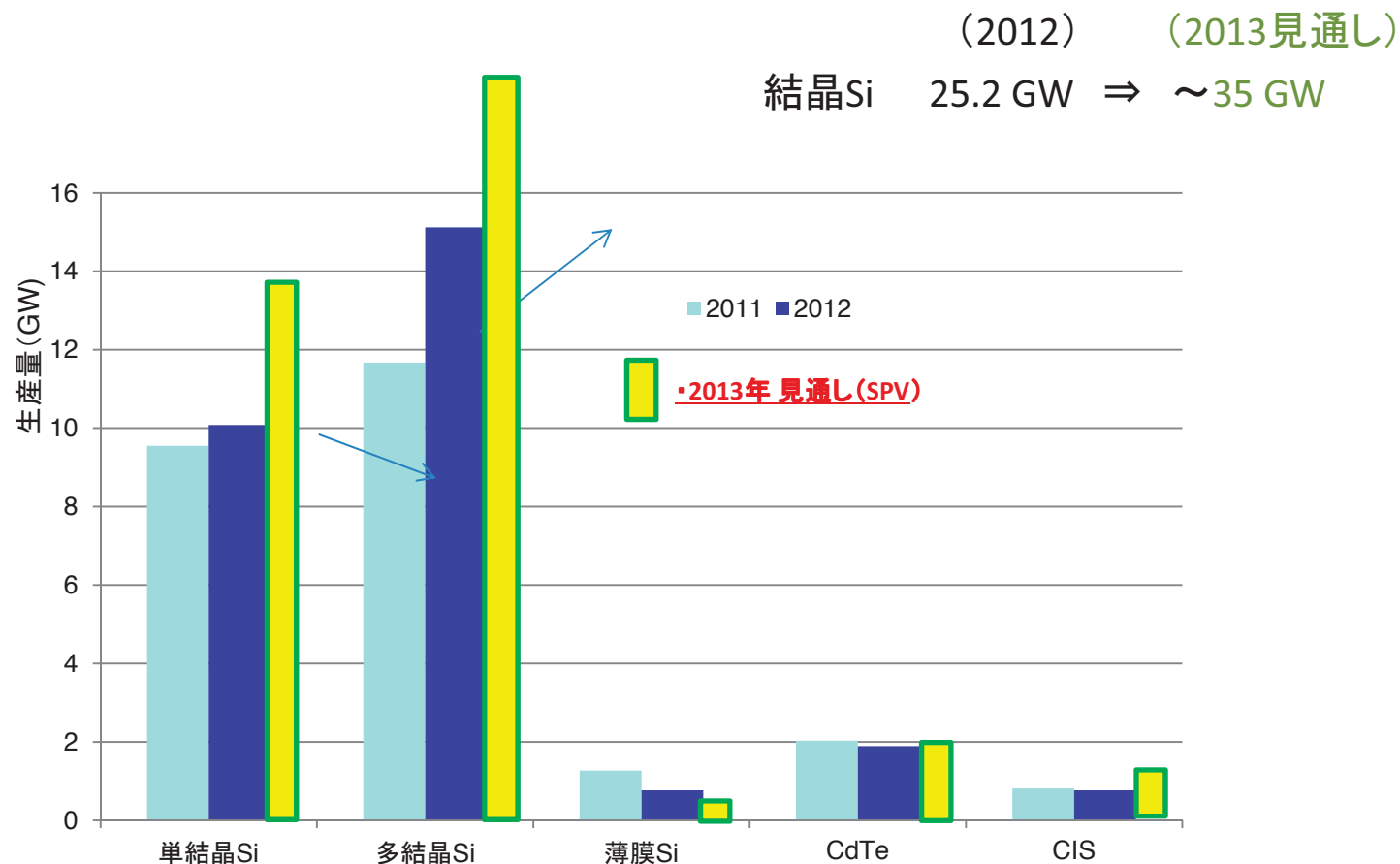
2012/6 IMSresearch

種類別の太陽電池生産動向(2013年は見通し)



独立行政法人産業技術総合研究所
福島再生可能エネルギー研究所
FUKUSHIMA RENEWABLE ENERGY INSTITUTE, AIST (FREA)

- ・太陽電池のメインは、結晶シリコン太陽電池(シェアは9割を超える見込み)。
 - ー2013年は 多結晶シリコン太陽電池がさらにシェア(~70%)が拡大の見込み
=基板高品質化によるコスト低減
- ・日本市場は高性能品需要(住宅)で単結晶要望、多結晶(メガソーラー)も性能向上へ



資源総合システム荒谷氏より

最近の多結晶シリコン基板の品質向上

・2013年後半にかけて、キャスト基板の品質が大幅に向上

— 多結晶Si セルの比率増大の大きな要因に

(例) GCLでの品質変化:

変換効率16.8%(通常) → 17.2% → 17.6%に向上

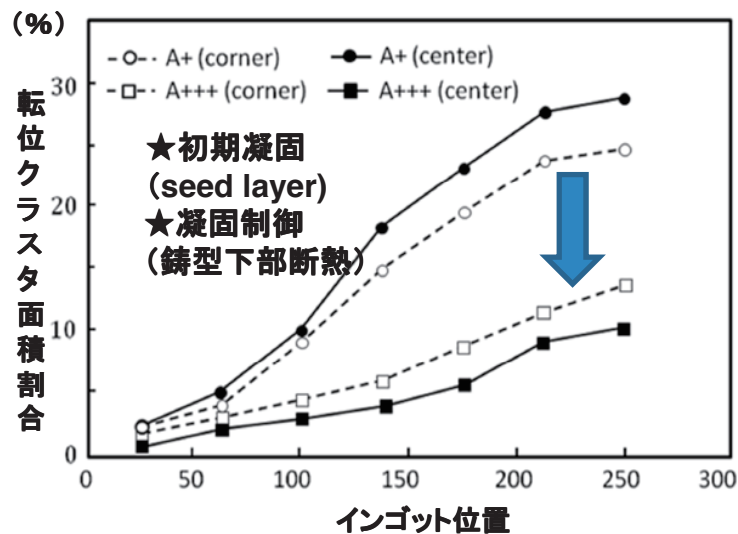
・中国・台湾の基板メーカー各社で実現

— mono-like製造技術の開発から副次的に発展。

— 凝固過程の結晶成長制御、凝固界面形状制御

= 炉の熱分布制御性改善、冷却制御改善で実現

— 結晶核生成(種結晶の存在、初期凝固制御)



C.W.Lan, PV Japan 2013

各社から発表の高品質基板の例

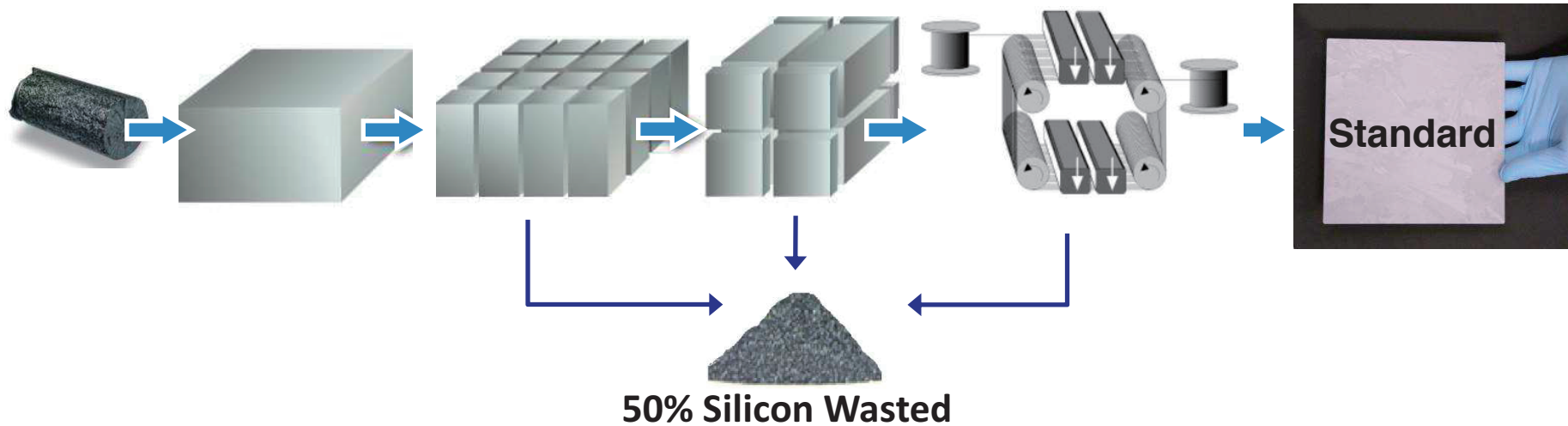
製造企業	基板名	通常セル工程での変換効率
SAS		>17.2%
GCL	S1]	17.6%
LDK	N2	17.1-17.5%
SAS	A4+	17.7-18.0
LDK	N3	17.5-18.0
RENE Sola	A++	17.6%
GCL	S2	17.6-17.9%

資源総合システム荒谷氏より

50% lower cost, uniform wafer

Industry Standard

1. Cast Ingot 2. Cut Bricks 3. Crop Edges 4. Saw Wafers

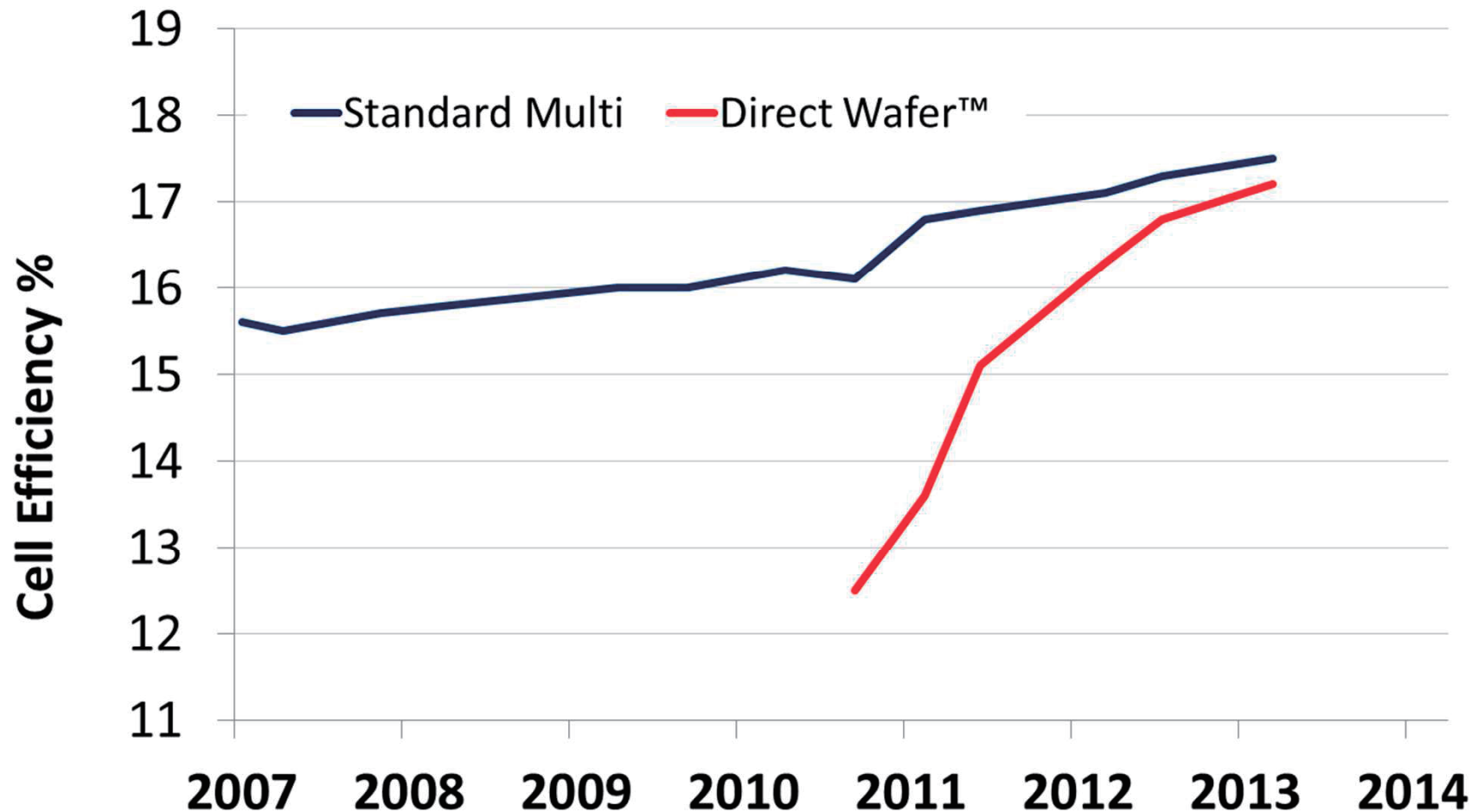


Direct Wafer™





Faster learning curve



Source: NREL compiled data for modules for non-Direct Wafer results. To estimate cell efficiency 2.0% was added to the multicrystalline module data to estimate cell efficiency.

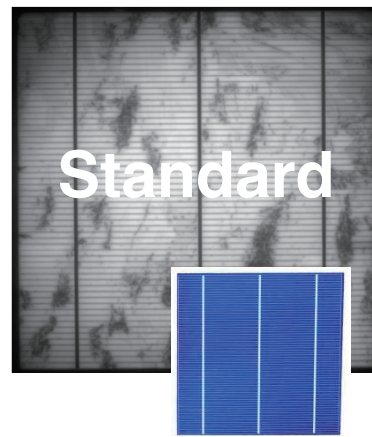
*Module efficiencies for the multicrystalline group include Kyocera, Q-Cells, Sharp, and Solarworld.



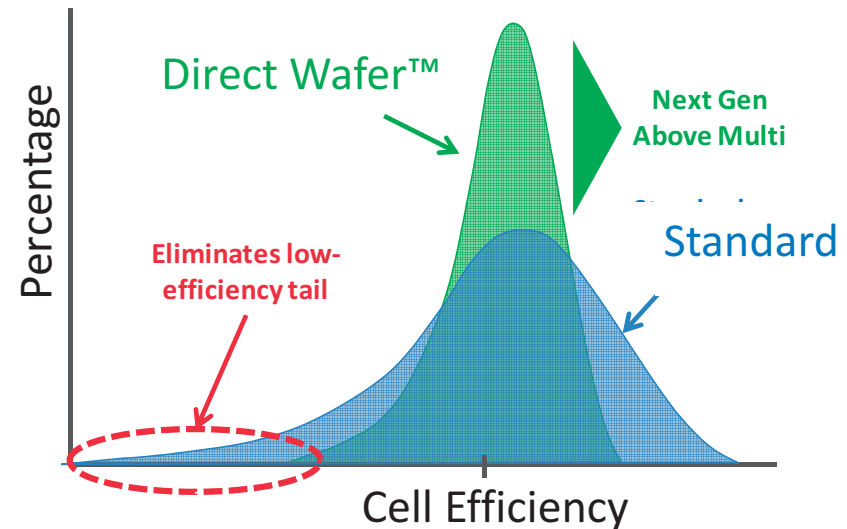
Key Quality Advantages

Path for >standard efficiency

Uniform Wafer

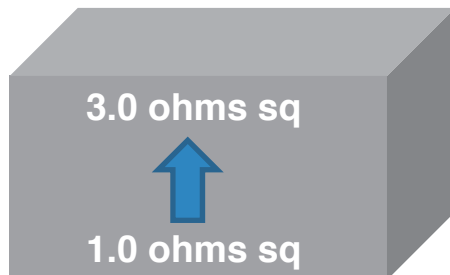


50% Tighter Distribution

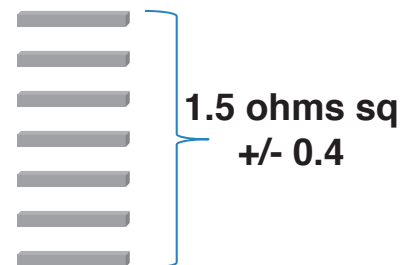


3X Resistivity Control

Standard Ingot
Variable Across Ingot



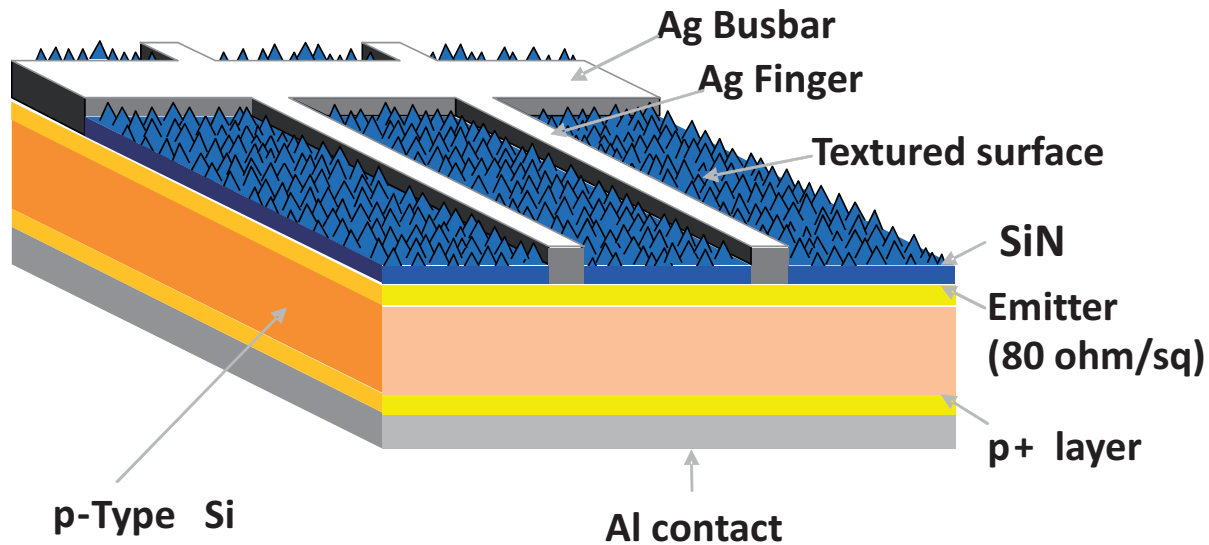
Direct Wafer
Same Each Wafer



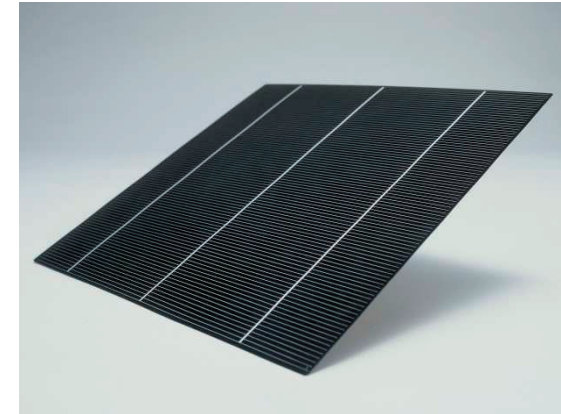
Low Oxygen Avoiding LID

At or below $1e17$

現在の主流は単結晶、多結晶ともAI-BSFセル

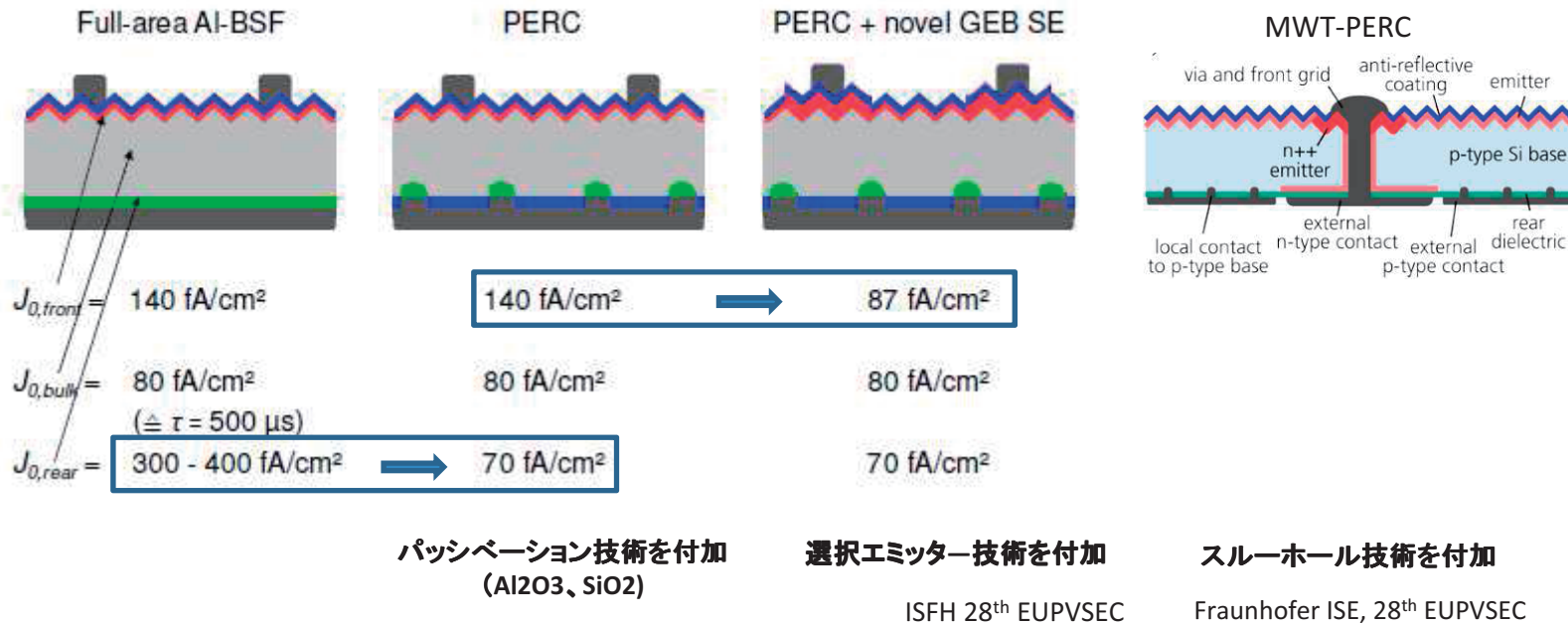


p-type wafer AI-BSFセル



- ・プロセスが少ない⇒ 設備投資が少ない
- ・スクリーン印刷、表Ag電極/裏Agアルミ電極同時焼成、BSF同時形成
- ・比較的高効率(多結晶17.8%、単結晶19%)

セル構造



飛び石的な生産導入は殆どない

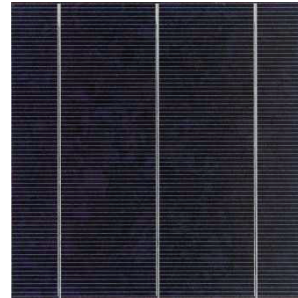
既存設備や既存技術を流用した延長上にある技術や設備導入が主体

p型Si セルプロセス比較



Al-BSF process	PERC process	PERC process	PERC-SE process	MWT-PERC process
p-type Si wafers	p-type Si wafers	p-type Si wafers	p-type Si wafers	p-type Si wafers
alkaline texture	alkaline texture	alkaline texture	alkaline texture	alkaline texture
emitter formation	emitter formation	emitter formation	emitter formation	emitter formation
			Laser over doping	Laser over doping
				Via drilling
	rear side polish etch	rear side polish etch	rear side polish etch	rear side polish etch
antireflection coating	antireflection coating	thermal oxidation	thermal oxidation	thermal oxidation
	ALD Al ₂ O ₃ deposition	antireflection coating	antireflection coating	antireflection coating
	PECVD capping layers (rear)	PECVD capping layers (rear)	PECVD capping layers (rear)	PECVD capping layers (rear)
	rear laser ablation	rear laser ablation	rear laser ablation	rear laser ablation
Screen printing metallization	Screen printing metallization	Screen printing metallization	Screen printing metallization	Screen printing metallization
co-firing	co-firing	co-firing	co-firing	co-firing
		Forming gas anneal	Forming gas anneal	Forming gas anneal

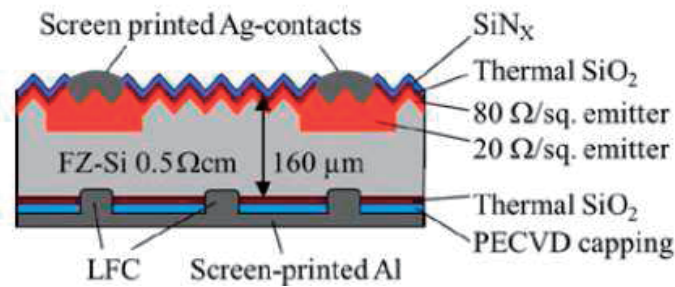
mc-Si



18.6%

京セラより資料提供

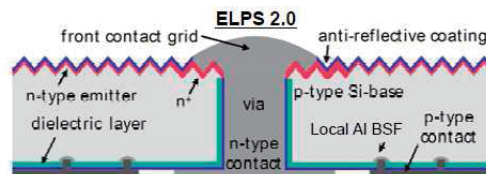
PERC



	area	Voc	Jsc	FF	η
	cm ²	mV	mA/cm ²	%	%
FZ	149	661	38.2	78.9	20.0
Mag.CZ	239	659	38.5	78.8	20.0
Cast-mono	239	654	39.0	77.6	19.8

S Mack, et al., Fraunhofer ISE, 28th EUPVSEC

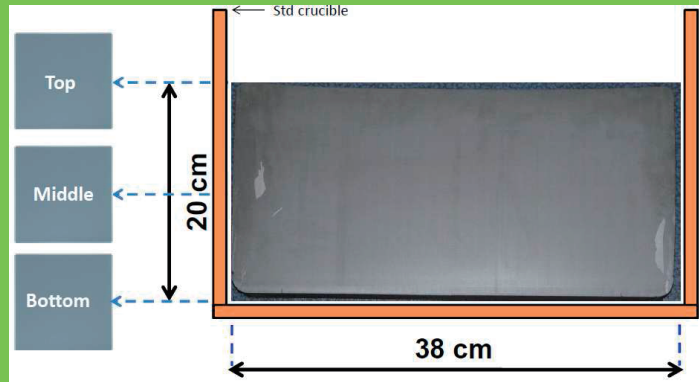
MWT



cell type	Voc	Jsc	FF	η	module power
239cm ²	mV	mA/cm ²	%	%	W
ELPS2.0	661	39.97	77.85	20.57	283.0

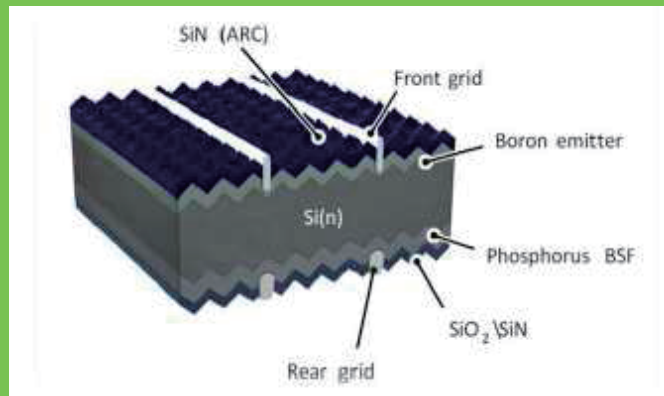
Joan Wu, et al., canadiansolar, 28th EUPVSEC

CEA-INES 開発モノライクシリコン



PERC

(Passivated Emitter and Rear Cell)



Cells (242cm ²)	Voc mV	Jsc mA/cm ²	FF %	η %
Ref CZ	647.3	39.0	77.7	19.6
Average monolike	634.0	38.1	77.7	18.8
Best monolike	642.0	38.7	78.4	19.5

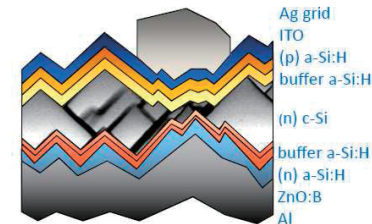
ヘテロ接合セル

Material process flow



HET Process flow

- 125 PS n-type (monolike)
- Texturization KOH & IPA
- Advanced wet cleaning
- PECVD: (i) a-Si:H/ (p) a-Si:H
- PECVD: (i) a-Si:H/ (n) a-Si:H
- Front and back side TCO
- Back full sheet Al
- Front grid Screen printing
- Edge isolation

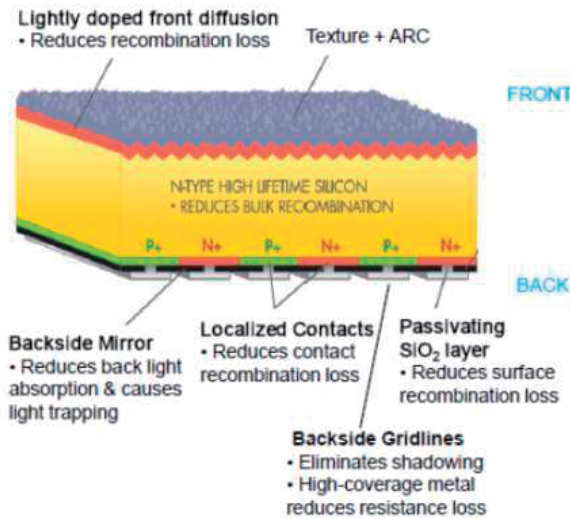


	Monolike HET	Fz HET Ref.
Surface (cm ²)	107	103
Jsc (mA/cm ²)	38.3	38.7
Voc (mV)	721	733
FF (%)	77.3	78.5
Eta (%)	21.3%	22.2%



n-Type

IBC(Interdigitated Back Contact)セル

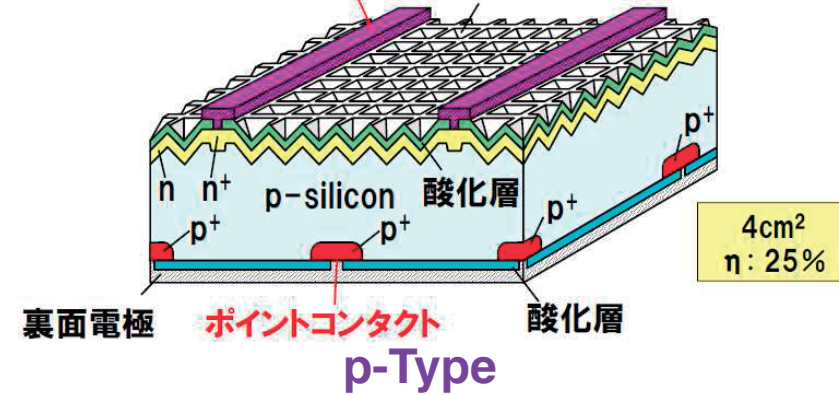


155.1cm²
 η : 24.2%
 (Prototyping result)

2010 EPSCoR Renewable Energy Conference Sunpower

PERL: Passivated emitter with rear locally diffused cell

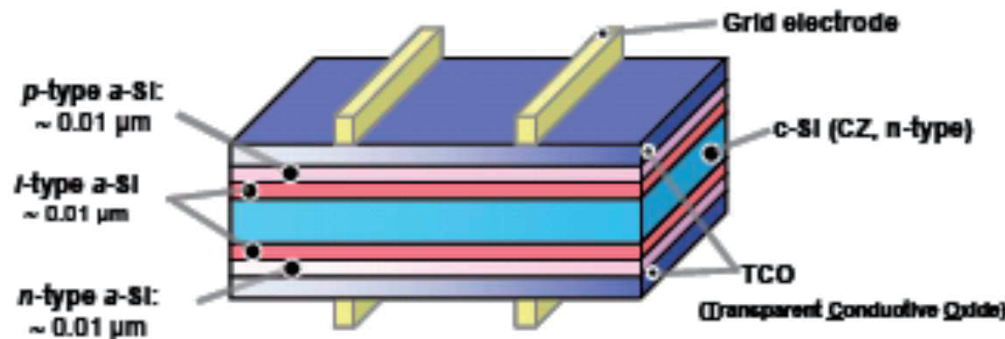
高アスペクト集電極 逆ピラミッド形状



ポイント
 ・高ライフタイムベース
 ・パッシベーション(低表面再結合速度)

n-Type

ヘテロ接合セル



101.8cm²
 η : 24.7%

IBC(Interdigitated Back Contact)セル

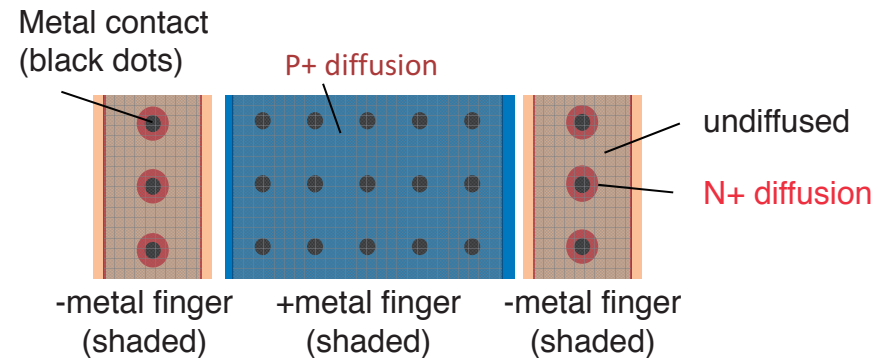
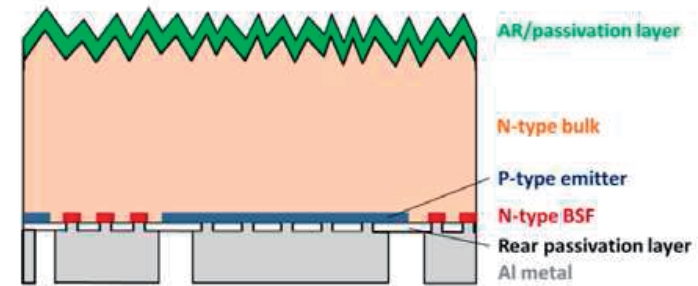


独立行政法人産業技術総合研究所
 福島再生可能エネルギー研究所
 FUKUSHIMA RENEWABLE ENERGY INSTITUTE, AIST (FREIA)

IBCセル(オーストラリア国立大学) セル効率24.6%

- ・IBC構造
- ・n型CZ
- ・電極ピッチ0.5mm
- ・受光面SiNパッシベーション
- ・裏面SiO₂/SiNパッシベーション

・n+とp+面積比及び電極の最適化により高効率達成
 パッシベーション部は高シート抵抗化
 コンタクト部は低シート抵抗化でコンタクト抵抗低減
 飽和電流を小さくするためコンタクト部はポイント化し面積を少なくする



コンタクト抵抗とシート抵抗の関係

N+contact: 50 ohrms/sq 3E-5Ω·cm
 150ohrms/sq 4E-4Ω·cm

P+contact: 100ohrms/sq 3E-6Ω·cm
 200ohrms/sq 6E-5Ω·cm

パッシベーションとシート抵抗の関係

SiO₂/LPCVD SiN
 N+contact : 50ohrms/sq 50 fA/cm²
 250ohrms/sq 7fA/cm²
 P+contact : 50ohrms/sq 70fA/cm²
 270ohrms/sq 20fA/cm²

最適値

エミッター(P+)占有率80~90%
 p+シート抵抗200~250Ω/□

N+50Ω/□と同等のコンタクト抵抗

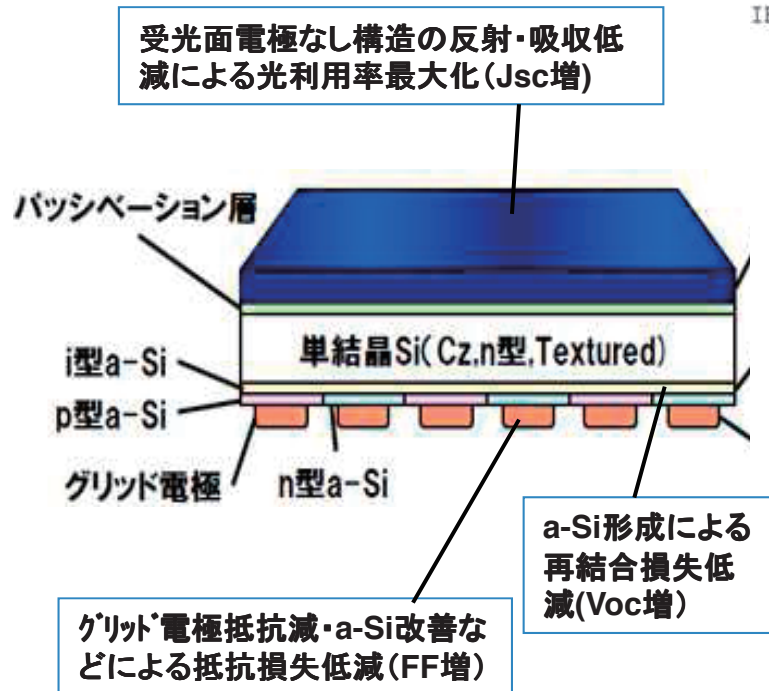
パナソニックの25.6%高効率セル開発(世界最高記録)

- ・HIT(R)セル(=Hetero-junction Back Contact) : 実用面積143.7cm²セルで
 世界最高セル効率 25.6%を達成した(aist測定)

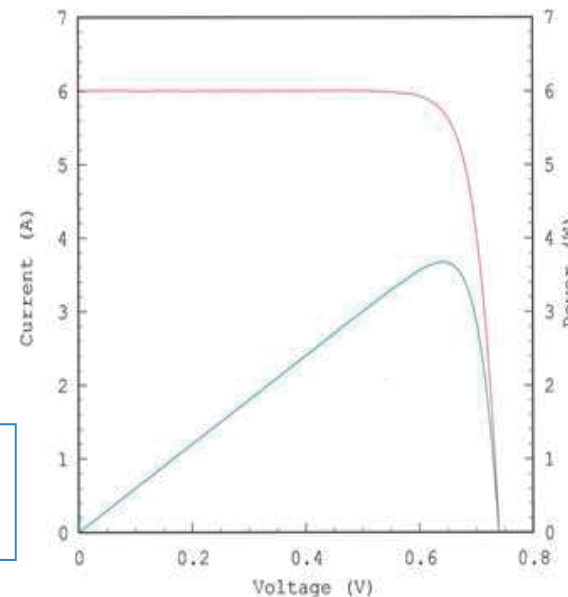
(セル効率25.6%、Voc740mV、Jsc41.8mA/cm²、F.F.82.7%、0.25%/°C)

- ・単接合で25%以上の変換効率を達成した(研究レベル)。

HIT構造をIBC構造に適用した。



I-V CURVE
 IEC60904-3Ed.2 143.7cm² (designated area) WXS-220S-20

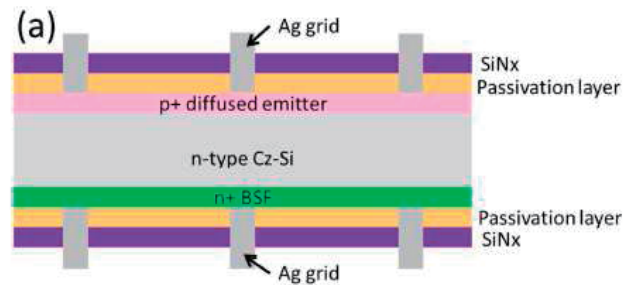


Date : 14 Feb 2014
 Data No : V11287-02
 Sample No : V11287
 Repeat Times : 9

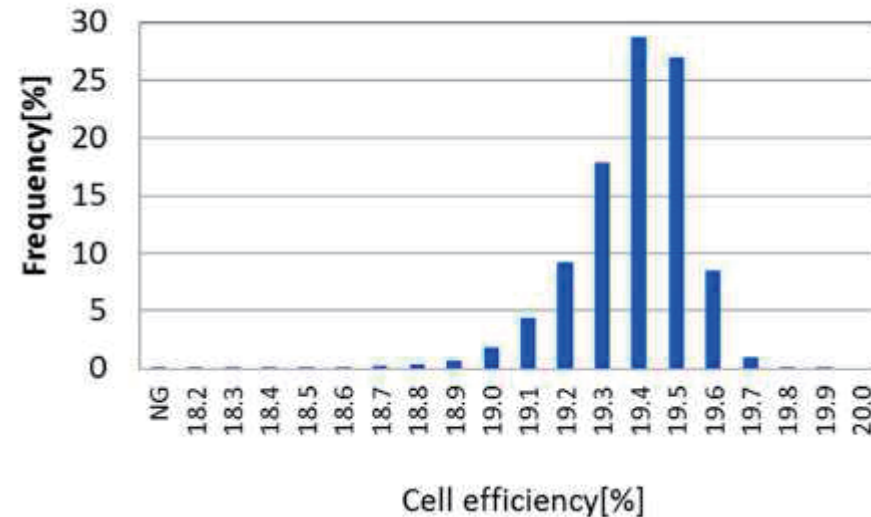
Isc 6.01 A
 Voc 0.740 V
 Pmax 3.674 W
 Ipmax 5.72 A
 Vpmax 0.643 V
 F.F. 82.7 %
 Eff (da) 25.57 %
 DTemp. 25.0 °C
 MTemp. 25.0 °C
 DIrr. 100.0 mW/cm²
 MIrr. 100.1 mW/cm²

Ref. Device No 036-2002
 Cal. Val. of Ref. 125.83 [mA at 100mW/cm²]
 Scan Mode Isc to Voc

Bifacial Silicon Solar Cell



- (b)
- Both side texturing
 - B diffusion
 - P diffusion
 - Passivation
 - Both side PECVD
 - Both side metallization
 - Firing
 - Edge isolation



P+側からの平均効率20.05%
n+1側からの平均効率19.07%

		Type A	Type B
Output gain(%)	Max.	25.7	20.3
	Avg.	18.7	10.0
	Min.	5.6	4.5

11か月間のフィールドテスト結果
タイプAで18.7%出力増
タイプBで10%出力増

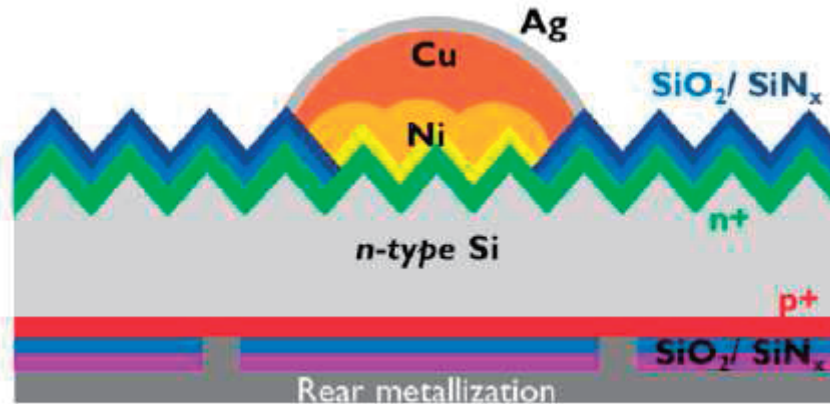


タイプA:貝殻



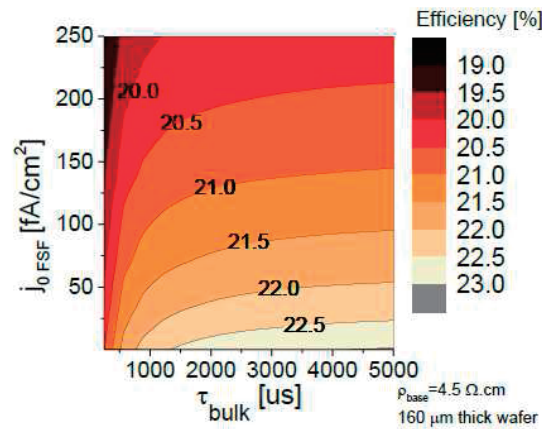
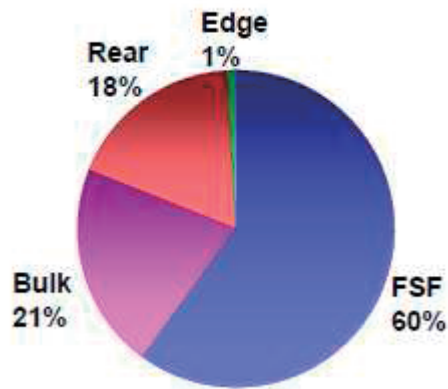
タイプB:草むら

Back junction solar cell



- Saw damage removal and cleaning
- Boron BBr₃ diffusion (emitter)
- Thermal oxidation
- Front-oxide removal
- Front texturing
- POCl₃ diffusion (FSF)
- Thermal oxidation
- PECVD SiN_x deposition
- Laser ablation rear
- PVD Al metallization rear
- Laser ablation front
- Metallization front
Ni/Cu/Ag plating + Sintering
- Edge isolation

Recombination loss at V_{oc}



セル効率21%以上を得るためには

- ・ライフタイム1ms以上
- ・J₀ < 100fA/cm²
- ・比抵抗20Ωcm

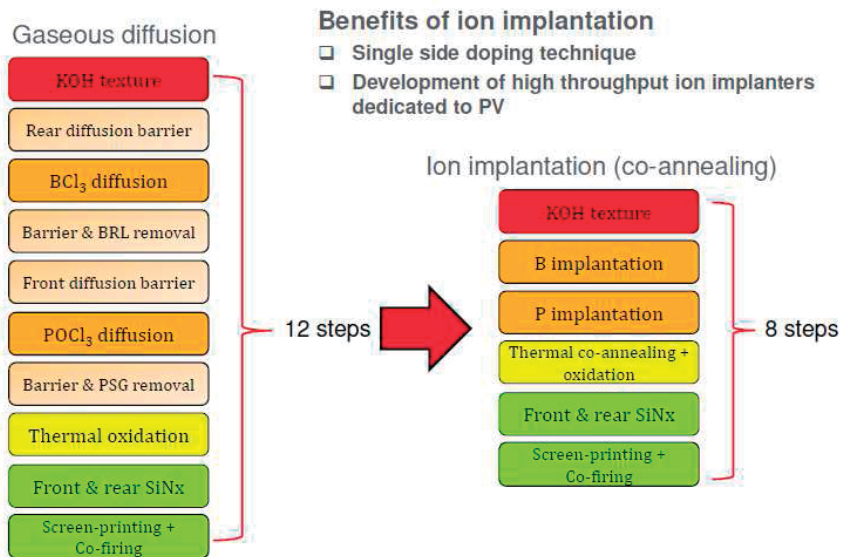
	V _{oc}	j _{sc}	FF	η	R _s	pFF
	[mV]	[mA/cm ²]	[%]	[%]	[Ωcm ²]	[%]
Best ¹	676	38.4	79.2	20.5 ¹	0.4	82.6
Average (4 cells)	673.5 ± 2.7	38.2 ± 0.2	79.5 ± 0.6	20.4 ± 0.25	0.4 ± 0.02	81.7



Back Contact Cell (n型単結晶シリコン)

課題⇒ステップ数が多い

参考



Samuel GALL, EPVSEC, 2013, Paris, France

10 cells/batch	Voc [mV]	Jsc [mA/cm ²]	FF [%]	eta [%]
Diffusion	646.8	38.9	79.5	20.0
Co-annealing	644.5	38.9	77.7	19.5
Separated annealing	644.4	39.1	79.0	19.9

S.Gall, et al., CEA-INES, 28th EUPVSEC

1	diffusion barrier dep.
2	HF etch barrier dep.(leaves emitter area open)
3	HF etch
4	etch barrier removal
5	wet clean
6	boron diffusion(emitter)
7	diffusion barrier dep.
8	HF etch barrier dep.(leaves base area open)
9	HF etch
10	etch barrier removal
11	wet clean
12	phos.diffusion(back surface field)
13	PSG etch
14	texture frontside
15	wet clean
16	phos.diffusion(front surface field)
17	PSG etch
18	oxidation
19	SiN ARC frontside
20	back side isolation and structuring
21	back side metalization and structuring

⇒インプラにより工数削減の可能性あり

モジュール価格は下げ止まり感はあるが、今後さらに価格低下が進むだろう。

⇒さらにコストダウンへ

コストダウン課題

1. ウェハ

- ・薄型化とカーフロス低減 厚み180 μm ⇒160 μm ⇒⇒100 μm 以下
- ・スライスレス技術
- ・低コスト製法を用いた高品質結晶成長技術

2. セル

- ・Ag代替材料 ⇒Cu
- ・高効率技術⇒コストダウンのための高効率化が必要
 - －p型⇒従来技術、設備を活用しながら低コスト高効率化へ
 - －n型⇒先行2社以外では大きな生産の流れにはなっていない

多くの企業が超高性能太陽電池開発に挑戦中。低コストでの高効率化がポイント。

3. モジュール

- ・長期信頼性のためのモジュール構造、材料開発
- ・市場拡大のためのモジュール構造開発

