

CIGSSe太陽電池のバンドギャップ制御技術の開発

先端産業プロセス・高効率化チーム

小牧弘典

研究背景

NEDOプロジェクトのテーマ

「高度秩序構造を有する薄膜多接合太陽電池の研究開発」

トップセルの開発: $\text{Cu}(\text{In}_{1-x}\text{Ga}_x)(\text{S}_y\text{Se}_{1-y})_2$ 太陽電池

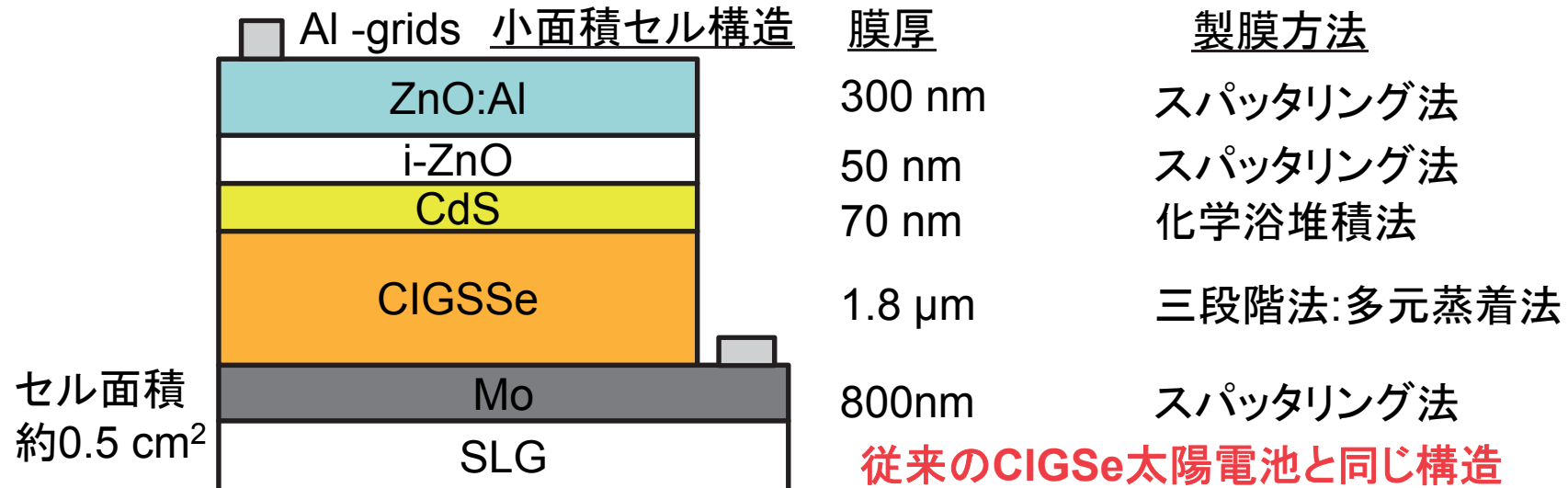
数値目標

H24: $E_g \geq 1.7\text{eV}$, $\eta = 10\%$ H26: $E_g \geq 1.7\text{eV}$, $\eta = 12\%$

CIGSSeの特徴

	材料	E_g
高吸収係数($>10^4 \text{ cm}^{-1}$)	CuInSe_2	1.01 eV
太陽電池に適したバンドギャップ(1.0~2.4eV)	CuGaSe_2	1.68 eV
* $\text{CIGSe}(\eta=20.3\%):1.01\sim1.68\text{eV}$	CuInS_2	1.53 eV
組成制御によりVBMとCBMの両方が制御可能	CuGaS_2	2.43 eV

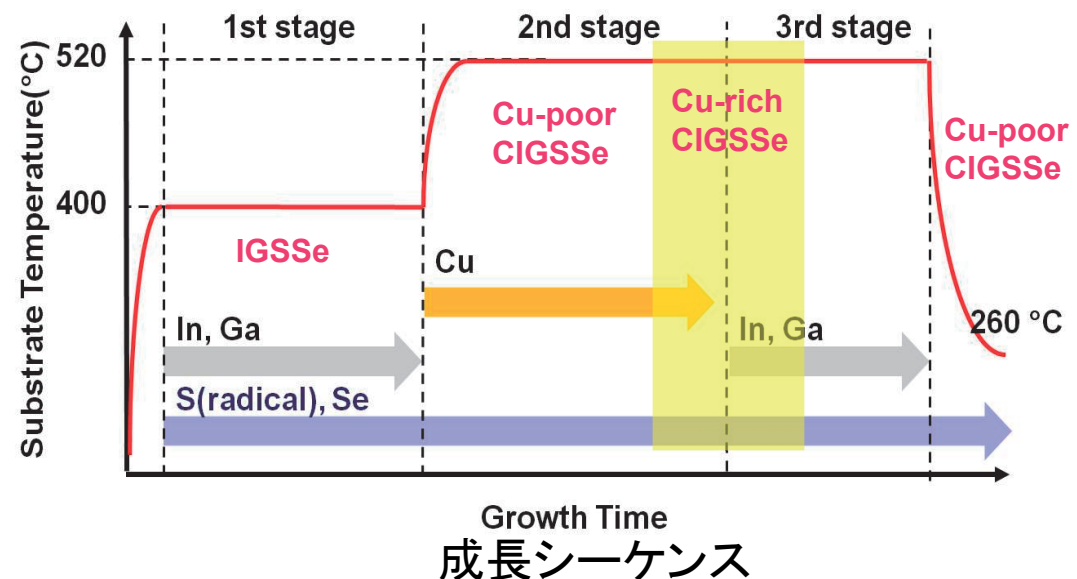
デバイス作製方法



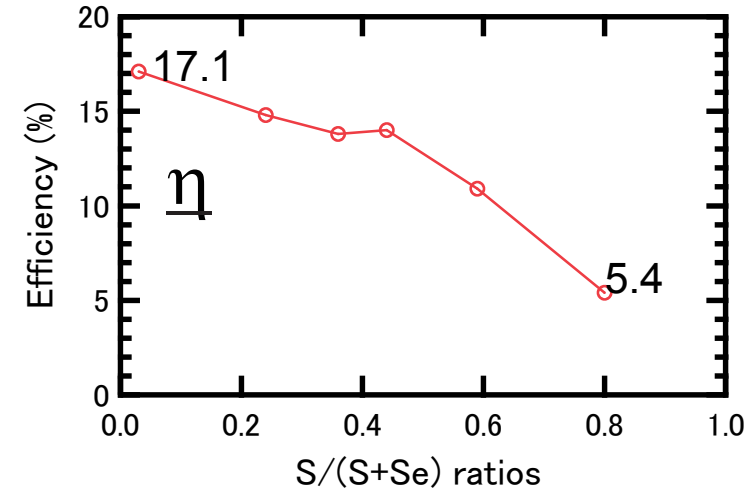
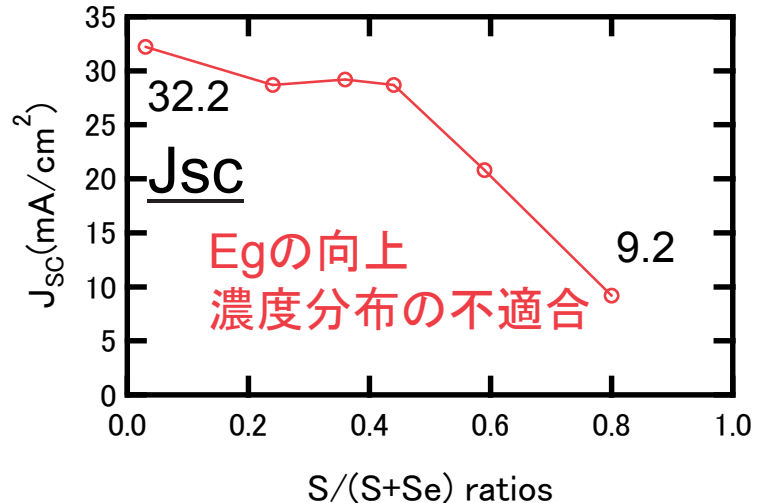
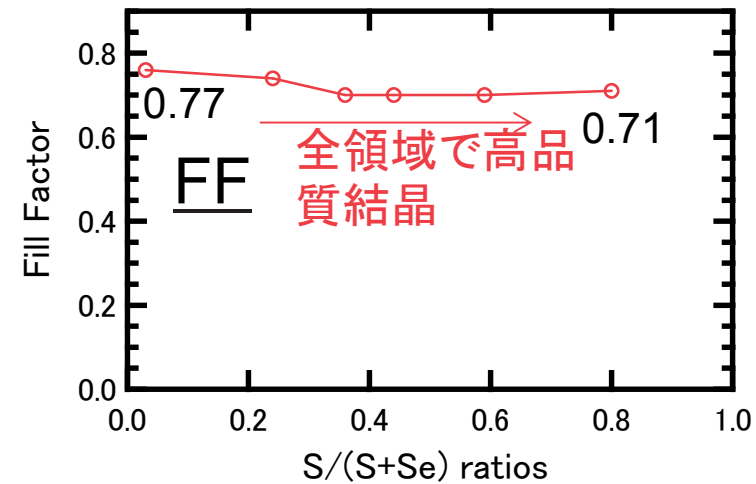
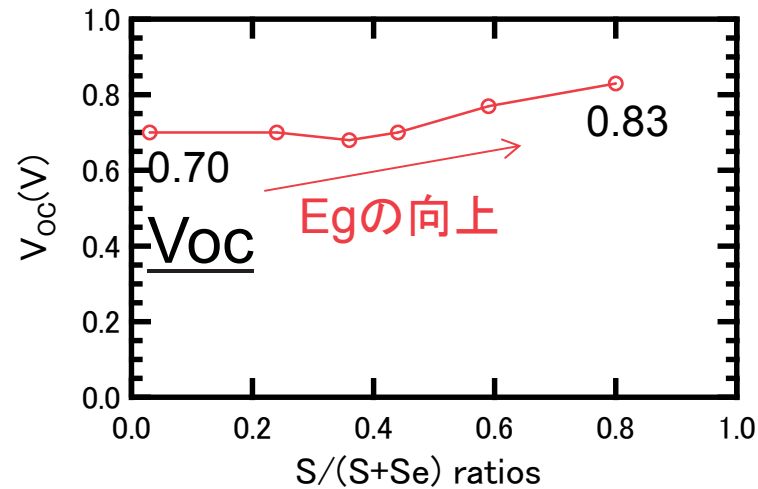
CIGSSe製膜プロセス 三段階法

CIGSeでは20.3%の高効率
が達成されている製膜法

S供給源としてラジカルSセル
を使用: S_{6,8} など→S₁



デバイス特性のS/VI比依存性(Ga/III=0.4, S/VI=0~0.8)

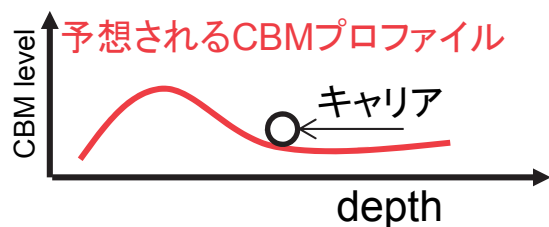
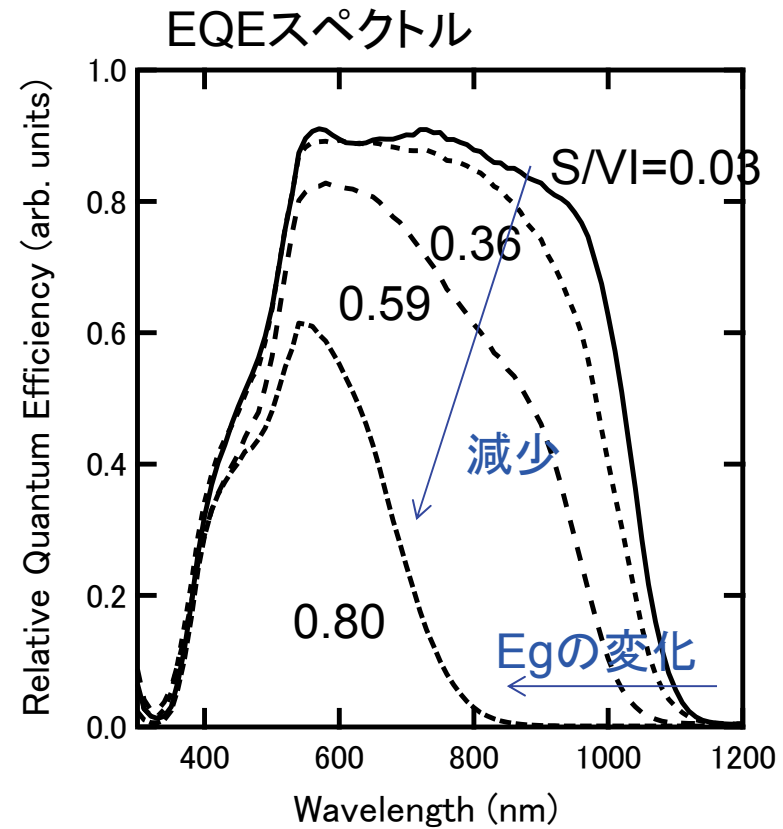
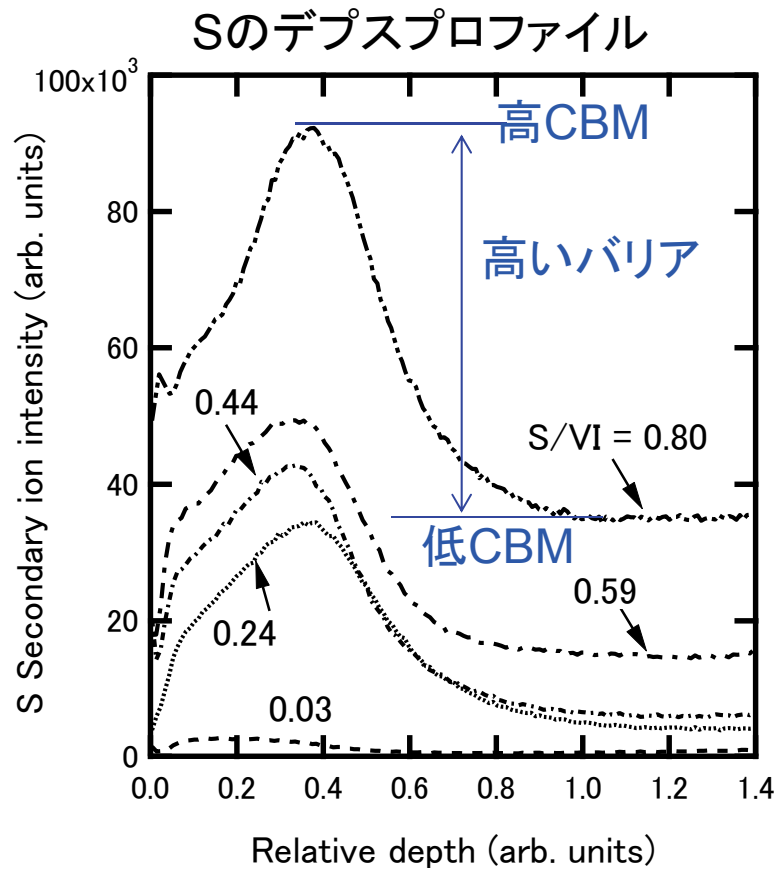


Voc: Sの増加と共に向上⇒バンドギャップが増大したことが示された

Jsc: Sの増加と共に大きく低下⇒バンドプロファイルの調査

デバイスパラメタの考察

Jscが大きく低下した原因



表面から深さ400nm付近に高濃度のSが存在
Sが高濃度ほど、裏面側との濃度差が大

- CBMの勾配が強く、キャリアが流れにくい
- 長波長側のEQE低下の原因(Jscの大幅な低下)

CIGSSe太陽電池のバンドギャップ制御技術の開発

太陽光発電工学研究センター 先端産業プロセス・高効率化チーム
小牧弘典
komaki-hironori@aist.go.jp

はじめに

吸収層CuInGaSSe(CIGSSe)とは

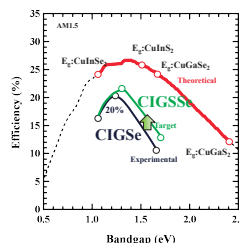
- ・高い吸収係数 ($> 10^4 \text{ cm}^{-1}$)
- ・太陽電池に適したバンドギャップ(1.0 – 2.4 eV)
(例. 単接合1.4-1.5 eV, タンデムセルのトップセル $> 1.7\text{eV}$)
- ・組成制御によりCBMとVBM両方が制御可能

目的

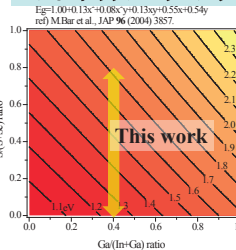
- ・ワイドギャップCIGSSe薄膜の作製
⇒トップセルCIGSSe太陽電池の作製

目標 FY2012: $E_g \geq 1.7 \text{ eV}$, $\eta = 10\%$ FY2014: $E_g \geq 1.7 \text{ eV}$, $\eta = 12\%$

バンドギャップと変換効率



バンドギャップマッピング



CIGSSe薄膜の作製と小面積セル作製プロセス

MBE 装置

Substrates (9 samples with 3 cm x 3 cm)

CIGSSe 膜は三段階法で作製

Sラジカルセルの開発
蒸気硫黄(S₆, S₈, etc)はプラズマによりラジカルSにクラッキング

S cracking cell
Sラジカルセルの利点
・反応性と制御性の向上
・使用原料の削減

成長シーケンス

Substrate Temperature (°C) vs Growth Time

1st stage: IGSSe (In, Ga, S(radical), Se)

2nd stage: Cu-poor CIGSSe (Cu)

3rd stage: Cu-rich CIGSSe (In, Ga)

260 °C

Cu_{2-x}SSeの形成
・高品質化
・大粒径化

デバイス構造とプロセス

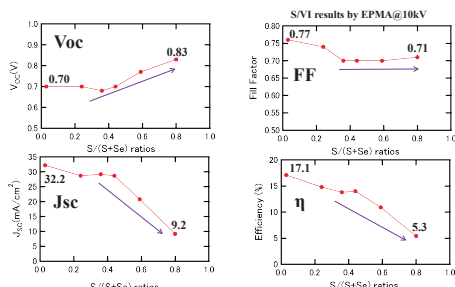
膜厚	製膜方法
ZnO:Al 300 nm	スパッタリング
I-ZnO 50 nm	スパッタリング
CdS 70 nm	化学浴堆積法
CIGSSe 1.8 μm	三段階法 (同時蒸着法)
Mo 800nm	スパッタリング

Area : 0.51~0.52 cm²(active)

作製したCIGSSe膜の組成
Cu/III=0.9, Ga/III= 0.4
S/VI= 0.03(CIGSSe) ~ 0.80

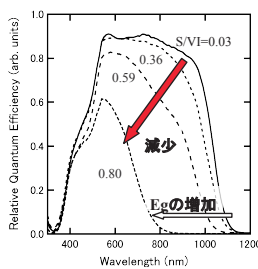
結果と考察 S/VI比依存性

各組成のデバイス特性



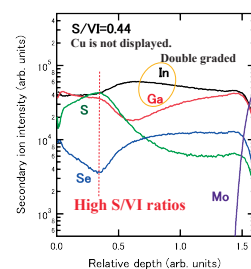
S/VI比の増加によりVocが増加した
S/VI = 0.80で最も高いV_{OC}(0.83 V)が得られた
一方, J_{SC}はS/VIの増加で著しく減少した

EQE スペクトル



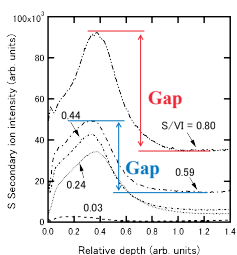
Sの混入によりバンドギャップが増加し吸収端が短波長化した
一方, 長波長側の感度が減少した

デプスプロファイル(S/VI=0.44)



ダブルグレーデッド構造が形成 (1段階法の特徴)
表面付近にS/VI比が高い領域が存在

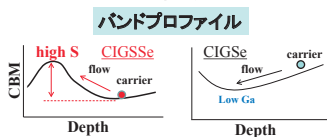
Sのデプスプロファイル



Gap : 高S/VI < 低S/VI

J_{SC}が著しく減少した理由

S濃度増加によりCIGSSeのCBMレベルが増加する。*U.Rus, JAP, 2002



S濃度の高い領域がバリアとなりキャリアの流れを阻害

まとめ

- ・CIGSSe膜を三段階法によりMo/SLG上に作製した
- ・S/VI比はSとSeのフラックスにより制御した
- ・SフラックスはSラジカルセルにより制御した
- ・S/VI = 0.80の高S濃度で高いVOC(0.83V)とFF(0.71)が得られた
- ・J_{SC}はS濃度とともに著しく減少した。
- ・CIGSSe膜のデプスプロファイル分析からSとSeに濃度分布がみられた。濃度分布から判断すると, CIGSSe膜はキャリアの流れを阻害するバンドプロファイルになっており, J_{SC}の減少の原因になったと考えられる

謝辞

本研究は、独立行政法人新エネルギー・産業技術総合開発機構(NEDO)の支援のもと行われた。