

# 量子ビット制御回路用トランジスタの駆動電流特性を支配する要因を解明 — 主要な 3 つの特性パラメータのうち唯一未解明となっていた —

国立研究開発法人 産業技術総合研究所

## ■ ポイント ■

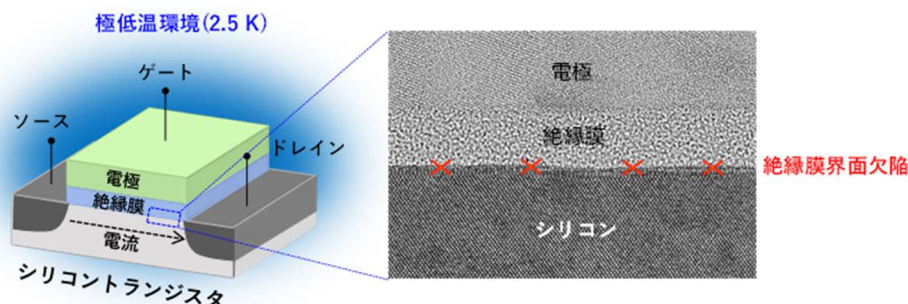
- ・ 極低温下で動作させる量子ビット制御回路用トランジスタの駆動電流特性の支配要因を初めて解明
- ・ トランジスタの主要な 3 つの特性パラメータのうち最も研究が進んでおらず唯一未解明であった
- ・ 量子コンピュータを構成する量子ビット制御回路の設計に必要な重要な知見を獲得

## ■ 概要 ■

国立研究開発法人 産業技術総合研究所【理事長 石村 和彦】(以下「産総研」という)デバイス技術研究部門【研究部門長 昌原 明植】新原理デバイス研究グループ 岡 博史 研究員、森 貴洋 上級主任研究員は、2.5 ケルビンの極低温下で動作するシリコントランジスタの駆動電流を支配する要因を解明することに世界で初めて成功した。本成果は量子コンピュータを実現する量子ビット制御用集積回路の実現に向けて重要な知見を与えるものである。

量子コンピュータの実現に向けて、量子ビットの制御機能を集積回路化する技術に期待が寄せられている。制御用集積回路は極低温下での動作となり、従来の室温環境の集積回路とは動作温度が異なる。その実現のためには、集積回路の基本素子であるトランジスタの極低温動作特性を理解し、その上で回路設計を実施する必要がある。そのため、極低温下でのトランジスタ動作特性に関する研究が盛んになっており、トランジスタの主要な 3 つの特性パラメータのうち、2 つまでの物理的な支配要因が明らかになっていた。残された駆動電流特性パラメータの支配要因は、その解明が難しく、過去にも研究例が少ないという状況にあった。今回、トランジスタの極低温動作時の駆動電流特性パラメータを支配する要因が絶縁膜界面欠陥にあることを、産総研独自の手法によって、世界で初めて実験的に解明した。3 つのパラメータすべての要因が明らかになったことは、量子ビット制御用トランジスタの高性能化や、回路設計の正確性を高めることにつながり、量子コンピュータ実現の鍵を握る量子ビット制御回路の開発を前進させる。

なお、この技術の詳細は、2022 年 6 月 14～19 日(米国太平洋標準時間)開催の国際会議「2022 Symposia on VLSI Technology and Circuits」で発表された。



駆動電流特性パラメータを支配する要因が絶縁膜界面欠陥にあることを世界で初めて解明

## ■ 開発の社会的背景 ■

量子コンピュータは、重ね合わせ状態など量子力学的な現象を利用した計算機である。材料化学計算や組み合わせ最適化問題など社会的に重要ないくつかの問題について、現代コンピュータを上回る高速計算が実現できることが理論的に証明されている。その威力を存分に発揮するには、100 万ビット超の量子ビットを集積化したゲート型量子コンピュータが目標とされている。量子ビットの大規模集積には、超伝導回路やシリコン量子ビットといった固体素子型量子ビットに優位性があると考えられる。これら量子ビットは極低温下で動作するため、数ケルビン以下の環境を作り出す冷凍機の内部に配置される。量子ビットの制御は、現状では冷凍機外のエレクトロニクス機器群が担っており、量子ビットとは多数の配線によって接続される。しかし、冷凍機が許容する配線本数は数百本程度であり、この制御方式では量子ビットの集積数は早晩に限界を迎えることは明らかである。

量子コンピュータにおける配線の問題を解決するため、量子ビット制御機能を集積回路化する技術が期待されている。量子ビット制御を目的とした集積回路は冷凍機内の量子ビット近くに配置され、これにより冷凍機内外をつなぐ配線本数を大幅に削減することが可能になると考えられている。制御用集積回路は動作環境が極低温となるため、昨今ではクライオ CMOS 技術と呼称されている。クライオ CMOS 技術は将来の大規模な量子コンピュータ実現の鍵を握る重要な技術として近年注目されており、Intel 社や Microsoft 社、Google 社といった大手 IT 企業や各国研究機関が研究開発に参画し、実用化に向けた取り組みが精力的に進められている。

## ■ 研究の経緯 ■

産総研は、大規模な量子コンピュータの開発に向けて量子ビット技術およびクライオ CMOS 回路・デバイス技術の研究に取り組んでいる。これまでに、高温動作可能なシリコン量子ビットの開発（産総研プレス発表 2019 年 1 月 24 日）やシリコン量子ビットの高速化を実現する新集積構造の提案（産総研成果発表 2021 年 8 月 5 日）、シリコン量子ビットの性能を制限するノイズ源の特定、量子ビット用シミュレータの新規開発など多くの成果を挙げている。

クライオ CMOS 集積回路の実現には、その基本素子であるトランジスタの極低温下での動作を理解した上で、回路設計を行うことが重要である。そのため、極低温下でのトランジスタ動作特性に関する研究が世界的にも盛んになっている。

トランジスタの特性は多種のパラメータで表されるが、その中でも主要な 3 つのパラメータがある。それは、駆動電流特性を決定するキャリア移動度、スイッチング特性を決定するサブスレッショルドスイング、動作電圧を決定する閾値電圧の 3 つである。これまでの世界的な研究の中で、後者 2 つはその物理的な支配要因が明らかとなっていたが、駆動電流特性を決定するキャリア移動度については未解明のまま残されていた。これが解明されることで、これまで経験的に行ってきた極低温動作集積回路の設計の精度が向上し、また同集積回路向けのトランジスタ開発が大きく進展すると考えられた。そのため、産総研では駆動電流特性パラメータの決定要因の解明に着手した。

なお、本研究開発は、国立研究開発法人新エネルギー・産業技術総合開発機構(NEDO)の委託業務(JPNP16007)および文部科学省光・量子飛躍フラッグシッププログラム(Q-LEAP)JPMXS0118069228の助成を受けて行った。

## ■ 研究の内容 ■

トランジスタの特性はさまざまなパラメータで表される。それらパラメータを用いて回路設計を行うが、その中でも主要な 3 つのパラメータがある。それが前述の、駆動電流特性を決定するキャリア移動度、スイッチング特性を決定するサブスレッショルドスイング、動作電圧特性を決定する閾値電圧の 3 つである。スイッチング特性と動作電圧特性の物理的な支配要因については、室温動作する従来の集積回路のための研究開発において得られていた知見から類推することが比較的容易であったため、極低温動作時の支配要因は早い段階で明らかになっていた。しかしながら、駆動電流特性を決定するキャリア移動度については、研究例が極めて少なかった。室温と異なる特性を示すことが過去に報告されていたが、異なる特性を示す理由は分かっておらず、当然その支配要因も未解明であった。これは支配要因の候補が複数ある中で、それらを切り分けて特定するための実験方法が分かっていなかったことに理由がある。

極低温下で駆動電流特性の支配要因となるのは、帯電不純物もしくは帯電欠陥であることは広く予想されており、その存在位置と種類とを明確にする必要があった。存在位置は、絶縁膜中、界面、シリコン中の 3 箇所の候補がある。本研究を実施した研究者は、これまでの数少ない研究例の分析や、物性物理学やデバイス工学といった学術知識に基づく議論を重ねた結果、存在位置は界面であり、またその種類が欠陥である可能性が最も高いと考え、これを検証する実験を試みた。

産総研ではシリコンデバイスの研究開発に長く取り組んでおり、高品質で安定したトランジスタ作製技術と極低温電気特性評価技術に強みをもつ。その中でもシリコン基板の異なる結晶の向き(面方位)を変化させてトランジスタを形成する技術を有している。これを利用すると、界面に存在する欠陥の量を制御することが可能であるため、界面に存在する欠陥が支配要因であるかどうかを確認する実験が実施可能であるという発想に至った。界面に存在する欠陥の量に応じて駆動電流特性パラメータが変化すれば、支配要因が界面欠陥であることがわかる、という論理である(図 1)。

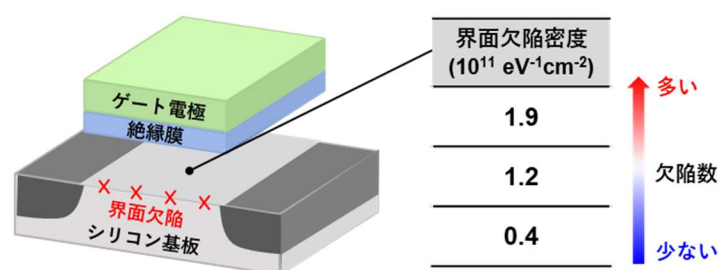


図 1 極低温駆動電流特性パラメータの決定要因解明のために界面欠陥量を制御した

図 2 は界面欠陥量の異なるトランジスタの室温(絶対温度 300 K)から極低温(2.5 K)における駆動電流特性パラメータ(キャリア移動度)の変化である。グラフは半導体デバイス研究の通例に従い、横軸が反転層キャリア密度(シリコン基板中で電流を流すキャリアの量)となっている。室温でのキャリア移動度は界面欠陥量に関わらず同程度である。これは、室温では界面欠陥が支配要因では無いことを示している(過去の研究から、室温ではシリコン中の帯電不純物が支配要因であることが明らかになっている)。一方、100 K 以下におけるキャリア移動度は界面欠陥量に応じて大きく変化しており、実施した研究者が予想した通りに、極低温動作時においては界面欠陥が支配要因であることが明らかとなった。

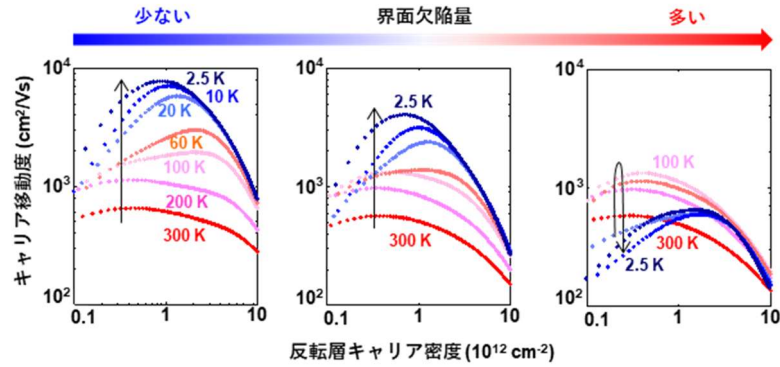


図 2 極低温動作トランジスタにおけるキャリア移動度の界面欠陥量に応じた変化

この研究成果により、トランジスタの動作を特徴付ける主要な 3 パラメータすべてについて、極低温下での支配要因が明らかになった。これによって、これまでは経験に頼ることが多かった極低温動作集積回路の設計の精度が向上し、また同集積回路向けのトランジスタ開発が大幅に進展する。量子コンピュータ実現の鍵を握る量子ビット制御回路の開発を大きく前進させることに繋がる成果となっている。

■ 今後の予定 ■

今後は大規模な量子コンピュータを実現するためのクライオ CMOS 技術の高度化を進め、量子ビット制御用集積回路の実現に向けて歩みを進めていく。また、界面欠陥量を削減する手法の開発に取り組み、極低温動作集積回路向けトランジスタの性能向上技術の開発を目指す。

■ 本件問い合わせ先 ■

国立研究開発法人 産業技術総合研究所

デバイス技術研究部門 新原理デバイス研究グループ

研究員 岡 博史

〒305-8568 茨城県つくば市梅園 1-1-1 中央第二

TEL: 029-861-8161

E-mail: oka.hiroshi@aist.go.jp

デバイス技術研究部門 新原理デバイス研究グループ

上級主任研究員 森 貴洋

〒305-8568 茨城県つくば市梅園 1-1-1 中央第二

TEL: 029-849-1149

E-mail: mori-takahiro@aist.go.jp

## 【用語の説明】

### ◆トランジスタ

電気信号のオン/オフや増幅を行う半導体素子。金属-酸化膜-半導体 (Metal-oxide-semiconductor) 構造をゲートとするトランジスタは MOS 電界効果トランジスタと呼ばれ、ゲートに電圧を加えることでソース-ドレイン間の電流を制御する。

### ◆量子コンピュータ

従来のコンピュータを遥かに上回る高速な計算を、組み合わせ最適化問題や材料化学計算など社会的に重要な問題について実現できる。量子コンピュータは大きくゲート型とアニーリング型に大別される。ゲート型は量子ゲートと呼ばれる演算の基本単位の組み合わせによってあらゆる演算を実行可能であり、アニーリング型は最小エネルギー探索に基づいて組み合わせ最適化問題に特化したものである。

### ◆量子ビット

量子コンピュータにおける情報の基本単位。量子ビットは現代コンピュータのビットとは異なり、0 と 1 の量子重ね合わせ状態となる。量子ビットは光子やイオン、電子スピンなど様々な情報担体の量子二準位系で実現することが可能である。

### ◆キャリア移動度

移動度とは、半導体中でのキャリア (電子または正孔) の移動容易性を示す値である。

### ◆サブスレッショルドスイング

トランジスタにおけるオン電流の立ち上がりの急峻さを示す指標であり、電流を一桁増加させるのに必要なゲート電圧の変化量をいう。

### ◆閾値電圧

トランジスタがオフ状態からオン状態となって動作するために必要な、電流が流れ出す電圧を閾値電圧という。

### ◆面方位

結晶は単位格子が規則的に並んだ構造であり、原子で作られる面の向きを面方位と呼ぶ。酸化膜/シリコン界面ではシリコン原子の未結合手が存在し界面欠陥を形成するが、界面欠陥の密度は基板の面方位によって本質的に異なる。

### ◆反転層キャリア密度

反転層キャリア密度とは、トランジスタのオン状態時に導電に寄与する、半導体表面に生じる少数キャリアの密度をいう。