

シリコンスピン量子ビットの性能を制限するノイズの発生源を特定

－ 高性能なシリコン量子コンピューターの開発に道筋 －

国立研究開発法人 産業技術総合研究所 デバイス技術研究部門

■ ポイント ■

- ・ シリコンスピン量子ビットに影響する極低温環境の電気ノイズを解析し、発生源を世界で初めて特定
- ・ 酸化膜/シリコン界面の欠陥による電荷の充放電が極低温下でのノイズの起源
- ・ 量子ビットの性能を制限するノイズの起源が特定されたことで、高性能化に向けた開発方針を獲得

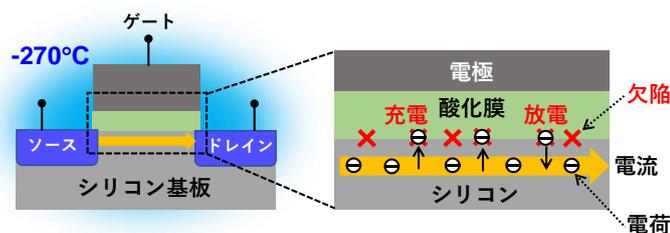
■ 概要 ■

国立研究開発法人 産業技術総合研究所【理事長 石村 和彦】(以下「産総研」という)デバイス技術研究部門【研究部門長 中野 隆志】新原理デバイス研究グループ 岡 博史 研究員、森 貴洋 主任研究員は、シリコンスピン量子ビットの高性能化を阻む電気ノイズの起源を明らかにするため、極低温環境(約-270°C)で動作するシリコントランジスタを作製し、その電流揺らぎを系統的に解析することで、世界で初めてノイズの発生源を特定することに成功した。

シリコン量子コンピューターは、微細加工技術を用いた大規模集積化に大きな期待が寄せられている。高性能なシリコン量子コンピューターの実現には、基本素子であるシリコンスピン量子ビットの量子状態の喪失を抑制する必要がある。シリコンスピン量子ビットの量子状態は、電気ノイズによって失われることが報告されているが、動作環境である極低温で発生する電気ノイズの起源は解明されていなかった。今回、シリコン量子ビットの性能を制限する電気ノイズの起源を特定するため、極低温(約-270°C)で動作するシリコントランジスタを利用し、その電流揺らぎの観測によるノイズ解析方法を提案した。これは量子ビットの性能評価に従来型トランジスタを用いるという逆転の発想であり、同技術に精通する産総研ならではの独自の方法である。これにより極低温下で発生する電気ノイズは、酸化膜/シリコン界面の欠陥による電荷の充放電に起因することを世界で初めて明らかにした。本成果によりシリコンスピン量子ビットの性能を制限するノイズの起源が特定され、高性能化に向けた開発方針が得られた。本知見を元にシリコン量子ビットの特性改善を進めることで、高性能なシリコン量子コンピューターの実現が期待される。

なお、この技術の詳細は、2020年6月14～19日(米国太平洋標準時間)に開催される国際会議「2020 Symposia on VLSI Technology and Circuits」で発表された。

シリコン量子ビットにおけるノイズ発生源の解明 極低温(-270°C)でのシリコントランジスタのノイズを解析



酸化膜/シリコン界面の欠陥による電荷の充放電が起源

極低温下の電流揺らぎ解析によるシリコン量子ビットのノイズ発生源の特定

■ 開発の社会的背景 ■

これまで情報化社会の高度化は、大規模集積回路を構成するトランジスタの微細化により達成されてきた。しかし、トランジスタ微細化による性能向上は物理的な限界を迎えつつあり、新しい計算原理に基づくコンピューターを実現するハードウェアの創出が求められている。

量子コンピューターは重ね合わせ状態など量子力学的な現象を利用した計算機であり、従来のコンピューターを遥かに上回る高速な計算を、組み合わせ最適化問題や材料化学計算など社会的に重要な問題について実現できる。量子情報を担うのはその基本素子である量子ビットである。量子ビットとして、超伝導素子型、冷却原子型、イオントラップ型など複数の提案がある。中でもシリコンスピン量子ビットは、これまでの集積回路開発の中で培われてきた半導体微細加工技術を用いた大規模集積化への期待が大きく、将来の大規模計算を実現する量子コンピューターの基本素子候補の一つと目されている。現在、半導体業界をけん引してきた各国の企業、研究機関がシリコン量子コンピューターの研究開発に参画し、実用化に向けた取り組みが精力的に進められている。

■ 研究の経緯 ■

産総研は、微細シリコン素子での量子コンピューターの大規模集積化を目指しており、新構造のシリコン量子ビット開発や量子素子のシミュレーター開発、量子ビット制御回路などの開発に取り組んでいる。これまでにトンネルトランジスタ型のシリコン量子ビットを提案し、従来の報告を遥かに上回る高温動作に成功している(産総研プレス発表 2019 年 1 月 24 日)。高性能なシリコン量子ビットの実現には量子状態の保持をさらに改善する必要がある。しかし、シリコン量子ビットの量子情報喪失を引き起こす電気ノイズの発生源は未だ特定されておらず、ノイズの抑制はシリコン量子ビット開発において大きな技術的課題となっていた。ノイズ源の解明は各種シリコン量子ビットにおける共通の設計指針となることは明らかであり、シリコン量子コンピューター開発を大きく前進することが期待される。このような背景から、産総研では長年培ってきたシリコントランジスタ技術を基軸に、シリコン量子ビットが動作する極低温環境でのノイズ計測・解析の研究に世界に先駆けて着手した。

なお、本研究開発は、文部科学省 光・量子飛躍フラッグシッププログラム(Q-LEAP)「シリコン量子ビットによる量子計算機向け大規模集積回路の実現」 JPMXS0118069228 による支援を受けて行ったものである。

■ 研究の内容 ■

量子コンピューターの基本素子である量子ビットの状態はノイズに対して脆弱であり、量子情報を保つために極低温環境が必要とされる。しかし、極低温においても量子ビットは様々なノイズの影響を受ける。シリコンスピン量子ビットでは、量子情報を担うスピンの母材原子の核スピンから受ける磁気ノイズの影響を除外するため、核スピンのない同位体制御シリコンを用いた量子ビットが開発されており、長い量子状態の保持時間を得ている。一方最近の研究では、磁気ノイズの影響を除外した後は電気ノイズがシリコンスピン量子ビットにおいて量子状態を破壊する支配的な要因となることが報告されている。そのため量子ビットおよびその制御回路から発生する電気ノイズの抑制はシリコン量子コンピューターを開発する上で重要な技術課題となっている。しかし、量子ビット測定からデバイス内の電気ノイズの発生源を特定するのは容易ではなく、極低温環境でのノイズの起源は明らかにできていなかった。

今回、シリコン量子ビットの性能を制限する電気ノイズの発生源を明らかにするため、従来の量子ビット測定とは異なるアプローチでノイズの起源に迫った。産総研ではこれまで集積回路に向けたシリコントランジスタの開発に長く取り組んでおり、新構造シリコントランジスタの開発やデバイス物理の解明により多くの研究成果を報告している。シリコントランジスタはソース領域からドレイン領域へ流れる電流をゲート(金属/酸化膜/シリコン構造)への電圧印加で制御するが、素子の基本構造はシリコンスピン量子ビットと全く同じである。そのため、極低温環境で動作するシリコントランジスタを作製し、その電流揺らぎを計測・解析することでノイズの発生箇所を特定できるのではないかと発想に至った。しかし、シリコントランジスタにおいては様々なノイズ発生要因が存在し、素子形状や種別によって主要因は異なる。そこで、産総研では素子内の欠陥を意図的に制御したシリコントランジスタを開発した。一般的に、素子内の欠陥を意図的に制御することは極めて難しく、欠陥に由来したノイズの正確な評価は困難である。本研究では、図 2 に示すように結晶の向き(面方位)が異なるシリコン基板上にトランジスタを作製することで、酸化膜/シリコン界面の欠陥準位を意図的に制御した。これにより、界面の品質のみが異なるトランジスタ群を評価することが可能となり、極低温環境で欠陥が電気ノイズに与える影響を世界で初めて評価した。

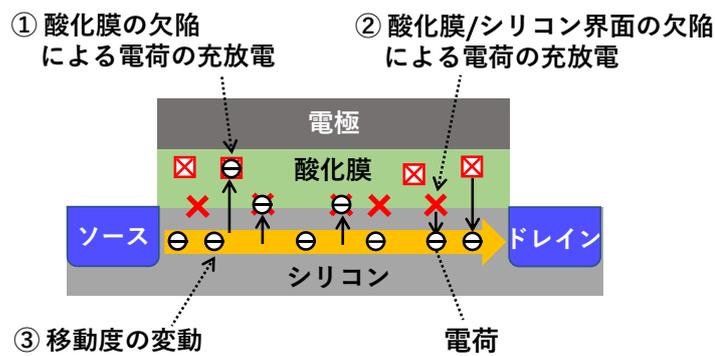


図 1 シリコンデバイスにおける考えられる電気ノイズの要因

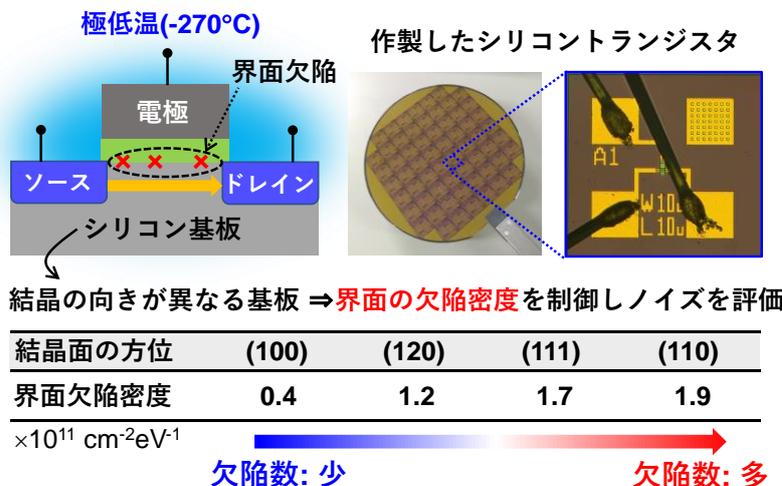


図 2 極低温環境下でのノイズ解析に用いたシリコントランジスタ

図 3 は(100)面方位をもつシリコン基板上に作製したトランジスタの室温 (27°C) および極低温 (-270°C) で計測した電流揺らぎ、および解析により求めたノイズの大きさである。-270°C では 27°C の場合と比べて電流揺らぎが大きく、顕著にノイズが増大することが明らかとなった。これは室温と極低温でノイズの発生挙動が大きく異なることを意味しており、極低温でのノイズ発生メカニズムは従来室温において考えられていた知見と同じではないことがわかる。また、極低温で動作する量子ビットにとって電気ノイズの影響は極めて大きいことが明らかとなった。

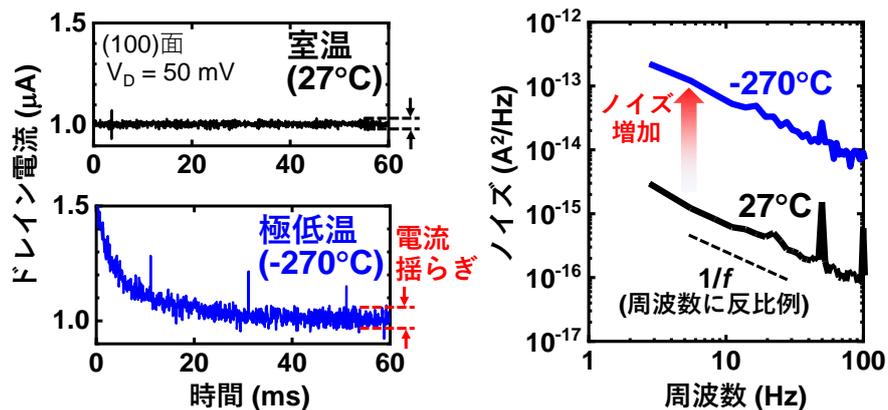


図 3 室温 (27°C) および極低温 (-270°C) における電流揺らぎ (左) とノイズの大きさ (右)

この極低温環境で顕著に生じるノイズの起源を明らかにするため、界面欠陥密度が異なるシリコン基板上に作製したトランジスタのノイズを解析した。図 4 は室温 (27°C) および極低温 (-270°C) でのノイズの基板面方位間 (欠陥密度の違い) での比較である。27°C では面方位によるノイズの差はほとんどないのに対して、約 -270°C ではノイズに顕著な面方位依存性が見られた。このとき、ノイズは界面欠陥の多い面方位ほどが大きく、界面欠陥の少ない面方位ほど小さくなる傾向を示すことがわかった。これは極低温環境では、室温環境とは異なり、酸化膜/シリコン界面の欠陥における電荷の充放電によりノイズが生じていることを意味しており、極低温環境では界面欠陥が電気ノイズの支配的な発生源であることが明らかとなった。また、その影響は極低温で顕在化することが本研究により判明した。

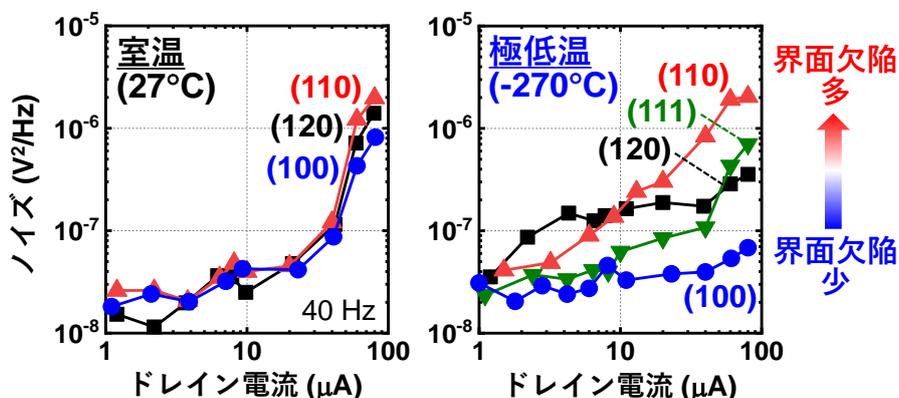


図 4 室温 (左) および極低温 (右) での基板の結晶面方位によるノイズの比較

以上の結果から、極低温下での電流揺らぎは酸化膜/シリコン界面の欠陥準位が起源であり、極低温環境では界面品質が電気ノイズに強く影響することが判明した。シリコン量子ビットにおいて量子状態の喪失を引き起こす電気ノイズは素子内の界面欠陥が支配的な発生源であることを意味しており、シリコン量子コンピューターの高性能化に向けた量子ビット及び制御回路開発では、界面品質の制御が最も重要であることが明らかとなった。

■ 今後の予定 ■

今回得られた成果は量子コンピューターにおける量子状態の喪失の改善に向けた各種量子デバイスの設計指針を与えるものであり、今後はノイズの工学的制御に基づく高性能なシリコン量子ビットおよび極低温周辺制御回路の開発を目指す。

■ 本件問い合わせ先 ■

国立研究開発法人 産業技術総合研究所

デバイス技術研究部門 新原理デバイス研究グループ

研究員 岡 博史 〒305-8568 茨城県つくば市梅園 1-1-1 中央第二
TEL: 029-861-8161
E-mail: oka.hiroshi@aist.go.jp

デバイス技術研究部門 新原理デバイス研究グループ

主任研究員 森 貴洋 〒305-8568 茨城県つくば市梅園 1-1-1 中央第二
TEL: 029-849-1149
E-mail: mori-takahiro@aist.go.jp

【用語の説明】

◆スピン量子ビット

量子ビットとは量子情報を担う情報の最小単位を指し、電子などのスピン(右回りまたは左回りに自転する回転の内部自由度)の状態を「0」と「1」の重ね合わせとして利用したものがスピン量子ビットである。

◆トランジスタ

電気信号のオン/オフや増幅を行う半導体素子。図 2 に示すように金属-酸化膜-半導体(Metal-oxide-semiconductor)構造をもつトランジスタは MOSトランジスタと呼ばれ、ゲートに電圧を加えることでソースドレイン間の電流を制御する。

◆量子コンピューター

量子コンピューターは重ね合わせ状態など量子力学的な現象を利用した計算機であり、従来のコンピューターを遥かに上回る高速な計算を、組み合わせ最適化問題や材料化学計算など社会的に重要な問題について実現できる。

◆電流揺らぎ

電流揺らぎとは、一定電圧印加時の電流の時間的な変動である。電流揺らぎのフーリエ解析により時間軸から周波数軸に変換することで電流に含まれるノイズ成分を求めることができる。

◆同位体制御シリコン

同位体とは同じ原子番号で中性子数が異なる原子を指し、シリコンは質量数 28~30 の 3 種類の安定同位体をもつ。このうち電子スピンと相互作用する核スピンを有する ^{29}Si を除外し、同位体濃縮によって ^{28}Si のみから構成されたシリコンを同位体制御シリコンと呼ぶ。

◆移動度

移動度とは、半導体中での電荷(電子または正孔)の動きやすさを示す値である。

◆面方位

結晶は単位格子が規則的に並んだ構造であり、原子で作られる面の向きを面方位と呼ぶ。酸化膜/シリコン界面ではシリコン原子の未結合手が存在し界面準位を形成するが、界面準位の密度は基板の面方位によって大きく異なることが知られている。

◆欠陥準位

本稿での欠陥準位は、原子周期性の乱れなどによる欠陥が作るエネルギー準位を指し、電荷の捕獲(充電)や放出(放電)の原因となる。特に酸化膜/半導体の界面における欠陥準位は界面準位と呼ばれる。